

P C T

国際予備審査報告

(法第12条、法施行規則第56条)

〔PCT36条及びPCT規則70〕

出願人又は代理人 の書類記号 PCT-RO99-12	今後の手続きについては、国際予備審査報告の送付通知(様式PCT/ IPEA/416)を参照すること。	
国際出願番号 PCT/J P99/04624	国際出願日 (日.月.年) 26.08.99	優先日 (日.月.年) 31.08.98
国際特許分類 (IPC) Int.Cl. ⁷ H01L33/00		
出願人 (氏名又は名称) ローム株式会社		

1. 国際予備審査機関が作成したこの国際予備審査報告を法施行規則第57条(PCT36条)の規定に従い送付する。
2. この国際予備審査報告は、この表紙を含めて全部で 4 ページからなる。 <input checked="" type="checkbox"/> この国際予備審査報告には、附属書類、つまり補正されて、この報告の基礎とされた及び/又はこの国際予備審査機関に対してした訂正を含む明細書、請求の範囲及び/又は図面も添付されている。 (PCT規則70.16及びPCT実施細則607号参照) この附属書類は、全部で 4 ページである。
3. この国際予備審査報告は、次の内容を含む。 I <input checked="" type="checkbox"/> 国際予備審査報告の基礎 II <input type="checkbox"/> 優先権 III <input type="checkbox"/> 新規性、進歩性又は産業上の利用可能性についての国際予備審査報告の不作成 IV <input type="checkbox"/> 発明の単一性の欠如 V <input checked="" type="checkbox"/> PCT35条(2)に規定する新規性、進歩性又は産業上の利用可能性についての見解、それを裏付けるための文献及び説明 VI <input type="checkbox"/> ある種の引用文献 VII <input type="checkbox"/> 国際出願の不備 VIII <input type="checkbox"/> 国際出願に対する意見

国際予備審査の請求書を受理した日 21.12.99	国際予備審査報告を作成した日 11.09.00	
名称及びあて先 日本国特許庁 (IPEA/J P) 郵便番号100-8915 東京都千代田に設けられた三丁目4番3号	特許庁審査官 (権限のある職員) 近藤 幸浩 印	2 K 9814
電話番号 03-3581-1101 内線 3253		



I. 国際予備審査報告の基礎

1. この国際予備審査報告は下記の出願書類に基づいて作成された。(法第6条(PCT 14条)の規定に基づき命令に
 応答するために提出された差し替え用紙は、この報告書において「出願時」とし、本報告書には添付しない。
 PCT規則70.16, 70.17)

☐ 出願時の国際出願書類

☒ 明細書 第 1-15 ページ、 出願時に提出されたもの
 明細書 第 ページ、 国際予備審査の請求書と共に提出されたもの
 明細書 第 ページ、 付の書簡と共に提出されたもの

☒ 請求の範囲 第 7, 8 項、 出願時に提出されたもの
 請求の範囲 第 項、 PCT 19条の規定に基づき補正されたもの
 請求の範囲 第 項、 国際予備審査の請求書と共に提出されたもの
 請求の範囲 第 11, 12 項、 17. 05. 00 付の書簡と共に提出されたもの
 請求の範囲 第 1, 5, 6, 10, 17, 18 項、 24. 07. 00 付の書簡と共に提出されたもの

☒ 図面 第 1/17-17/17 ページ/図、 出願時に提出されたもの
 図面 第 ページ/図、 国際予備審査の請求書と共に提出されたもの
 図面 第 ページ/図、 付の書簡と共に提出されたもの

☐ 明細書の配列表の部分 第 ページ、 出願時に提出されたもの
 明細書の配列表の部分 第 ページ、 国際予備審査の請求書と共に提出されたもの
 明細書の配列表の部分 第 ページ、 付の書簡と共に提出されたもの

2. 上記の出願書類の言語は、下記に示す場合を除くほか、この国際出願の言語である。

上記の書類は、下記の言語である _____ 語である。

- ☐ 国際調査のために提出されたPCT規則23.1(b)にいう翻訳文の言語
☐ PCT規則48.3(b)にいう国際公開の言語
☐ 国際予備審査のために提出されたPCT規則55.2または55.3にいう翻訳文の言語

3. この国際出願は、ヌクレオチド又はアミノ酸配列を含んでおり、次の配列表に基づき国際予備審査報告を行った。

- ☐ この国際出願に含まれる書面による配列表
☐ この国際出願と共に提出されたフレキシブルディスクによる配列表
☐ 出願後に、この国際予備審査(または調査)機関に提出された書面による配列表
☐ 出願後に、この国際予備審査(または調査)機関に提出されたフレキシブルディスクによる配列表
☐ 出願後に提出した書面による配列表が出願時における国際出願の開示の範囲を超える事項を含まない旨の陳述書の提出があった
☐ 書面による配列表に記載した配列とフレキシブルディスクによる配列表に記載した配列が同一である旨の陳述書の提出があった。

4. 補正により、下記の書類が削除された。

☐ 明細書 第 _____ ページ
☒ 請求の範囲 第 2, 4, 9, 13-16 項
☐ 図面 図面の第 _____ ページ/図

5. ☐ この国際予備審査報告は、補充欄に示したように、補正が出願時における開示の範囲を越えてされたものと認められるので、その補正がされなかったものとして作成した。(PCT規則70.2(c) この補正を含む差し替え用紙は上記1.における判断の際に考慮しなければならない。本報告に添付する。)



V. 新規性、進歩性又は産業上の利用可能性についての法第12条(PCT35条(2))に定める見解、それを裏付ける文献及び説明

1. 見解

新規性 (N)	請求の範囲	1, 5-8, 10, 11, 12, 17, 18	有
	請求の範囲		無
進歩性 (IS)	請求の範囲		有
	請求の範囲	1, 5-8, 10, 11, 12, 17, 18	無
産業上の利用可能性 (IA)	請求の範囲	1, 5-8, 10, 11, 12, 17, 18	有
	請求の範囲		無

2. 文献及び説明 (PCT規則70.7)

請求の範囲1, 7, 8, 10, 11, 17, 18

- 文献1: 日本国実用新案登録出願1-8867号(日本国実用新案登録出願公開2-101559号)の願書に最初に添付した明細書及び図面の内容を撮影したマイクロフィルム(シャープ株式会社) 13.8月.1990(13.08.90)第6頁第3-5行目及び第1図(C)(ファミリーなし)
- 文献2: 日本国実用新案登録出願58-91093号(日本国実用新案登録出願公開59-195757号)の願書に最初に添付した明細書及び図面の内容を撮影したマイクロフィルム(豊田合成株式会社) 26.12月.1984(26.12.84)第11頁第12行目-第12頁第15行目及び第4図(ファミリーなし)
- 文献3: JP, 6-296045, A(ローム株式会社) 21.10月.1994(21.10.94)全文、全図(ファミリーなし)
- 文献4: 日本国実用新案登録出願62-62092号(日本国実用新案登録出願公開63-173721号)の願書に最初に添付した明細書及び図面の内容を撮影したマイクロフィルム(三菱電気株式会社) 11.11月.1988(11.11.88)全文、第1-4図(ファミリーなし)
- 文献5: 日本国実用新案登録出願2-46506号(日本国実用新案登録出願公開4-5652号)の願書に最初に添付した明細書及び図面の内容を撮影したマイクロフィルム(シャープ株式会社)

上記文献1及び文献2には、保護パッケージから突出する複数の外側部分とを有する第1リードと、複数の外側部分を有する第2リードとを有する半導体デバイスが記載されている。

一方、上記文献3には、外部リードと内部リードが同一の平面上を延びている半導体デバイスが記載されており、また、上記文献4には、外部リードが平坦に延びている半導体デバイスが記載されており、文献1、文献2に記載された発明の第1及び第2の内部リードと外部リードとを、同一平面上に延ばすことは、当業者にとっては自明のものである。

また、文献4には、保護パッケージを、回路基板に形成された貫通孔に收容させ、リードの外側部分を回路基板の接続パッドに接続させる構造が記載されており、文献4に記載の半導体素子として、複数の外側部分を有するリードを用いることは、当業者には自明のものである。

また、リードの外側部分を、2つの対向する側面の両面から外部に突出させることは、文献5に記載されており、当業者が適宜設計し得るものである。



補充欄 (いずれかの欄の大きさが足りない場合に使用すること)

第 V 欄の続き

請求の範囲5-6

文献6: 日本国実用新案登録出願62-61469号 (日本国実用新案登録出願公開63-168931号) の願書に最初に添付した明細書及び図面の内容を撮影したマイクロフィルム (アルプス電気株式会社), 2.11月.1988 (02.11.88), 全文, 第1図 (ファミリーなし)

上記文献6には、発光素子を有し、側面が、平坦な第1傾斜部と第2傾斜部を有している保護パッケージに覆われた半導体デバイスが記載されており、文献1、文献2に記載の半導体デバイスを、側面が傾斜部を有する保護パッケージで覆うことは、当業者にとっては自明のものである。

請求の範囲12

文献7: JP, 1-120875, A (株式会社東芝) 12.5月.1989. (12.05.89)
全文, 図1 (ファミリーなし)

文献8: JP, 48-93284, A (松下電器産業株式会社) 3.12月.1973 (03.12.73) 全文, 図4, 図6 (ファミリーなし)

上記文献7には、主面を遮蔽効果を有する樹脂でコーティングすることが記載されており、また上記文献8にもパシベーションのためにコーティングすることが記載されており、文献4、文献6に記載された発明に、文献7、文献8に記載されたコーティングを採用することは、当業者にとっては自明のものである。



PATENT COOPERATION TREATY

From the INTERNATIONAL BUREAU

PCT

NOTIFICATION OF ELECTION

(PCT Rule 61.2)

To:

Commissioner
 US Department of Commerce
 United States Patent and Trademark
 Office, PCT
 2011 South Clark Place Room
 CP2/5C24
 Arlington, VA 22202
 ETATS-UNIS D'AMERIQUE
 in its capacity as elected Office

Date of mailing (day/month/year) 26 February 2001 (26.02.01)	
International application No. PCT/JP00/04624	Applicant's or agent's file reference F9108
International filing date (day/month/year) 11 July 2000 (11.07.00)	Priority date (day/month/year) 12 July 1999 (12.07.99)
Applicant TANAKA, Koji et al	

1. The designated Office is hereby notified of its election made:



in the demand filed with the International Preliminary Examining Authority on:

26 January 2001 (26.01.01)

in a notice effecting later election filed with the International Bureau on:

2. The election ☒ was

was not

made before the expiration of 19 months from the priority date or, where Rule 32 applies, within the time limit under Rule 32.2(b).

The International Bureau of WIPO
 34, chemin des Colombettes
 1211 Geneva 20, Switzerland

Facsimile No.: (41-22) 740 14 35

Authorized officer

Kiwa Mpay

Telephone No.: (41-22) 338 83 38



PATENT COOPERATION TREATY

PCT

NOTIFICATION OF ELECTION

(PCT Rule 61.2)

From the INTERNATIONAL BUREAU

To:

Assistant Commissioner for Patents
United States Patent and Trademark
Office
Box PCT
Washington, D.C. 20231
ÉTATS-UNIS D'AMÉRIQUE

in its capacity as elected Office

Date of mailing: 09 March 2000 (09.03.00)	
International application No.: PCT/JP99/04624	Applicant's or agent's file reference: PCT-RO99-12
International filing date: 26 August 1999 (26.08.99)	Priority date: 31 August 1998 (31.08.98)
Applicant: SUZUKI, Shinichi et al	

1. The designated Office is hereby notified of its election made:

☒ in the demand filed with the International preliminary Examining Authority on:
21 December 1999 (21.12.99)

☐ in a notice effecting later election filed with the International Bureau on:

2. The election ☒ was

☐ was not

made before the expiration of 19 months from the priority date or, where Rule 32 applies, within the time limit under Rule 32.2(b).

The International Bureau of WIPO 34, chemin des Colombettes 1211 Geneva 20, Switzerland	Authorized officer: J. Zahra Telephone No.: (41-22) 338.83.38
Facsimile No.: (41-22) 740.14.35	



PATENT COOPERATION TREATY

PCT

INFORMATION CONCERNING ELECTED OFFICES NOTIFIED OF THEIR ELECTION

(PCT Rule 61.3)

From the INTERNATIONAL BUREAU

To:

YOSHIDA, Minoru
2-32-1301, Tamatsukuri-motomachi
Tennoji-ku
Osaka-shi
Osaka 543-0014
JAPON

Date of mailing (day/month/year) 09 March 2000 (09.03.00)		
Applicant's or agent's file reference PCT-RO99-12		IMPORTANT INFORMATION
International application No. PCT/JP99/04624	International filing date (day/month/year) 26 August 1999 (26.08.99)	Priority date (day/month/year) 31 August 1998 (31.08.98)
Applicant ROHM CO., LTD. et al		

1. The applicant is hereby informed that the International Bureau has, according to Article 31(7), notified each of the following Offices of its election:
 EP : AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE
 National : CN, KR, US

2. The following Offices have waived the requirement for the notification of their election; the notification will be sent to them by the International Bureau only upon their request:
 None

3. The applicant is reminded that he must enter the "national phase" **before the expiration of 30 months from the priority date** before each of the Offices listed above. This must be done by paying the national fee(s) and furnishing, if prescribed, a translation of the international application (Article 39(1)(a)), as well as, where applicable, by furnishing a translation of any annexes of the international preliminary examination report (Article 36(3)(b) and Rule 74.1).

Some offices have fixed time limits expiring later than the above-mentioned time limit. For detailed information about the applicable time limits and the acts to be performed upon entry into the national phase before a particular Office, see Volume II of the PCT Applicant's Guide.

The entry into the European regional phase is postponed **until 31 months from the priority date** for all States designated for the purposes of obtaining a European patent.

The International Bureau of WIPO 34, chemin des Colombettes 1211 Geneva 20, Switzerland Facsimile No. (41-22) 740.14.35	Authorized officer: J. Zahra Telephone No. (41-22) 338.83.38
---	---



PCT

From the INTERNATIONAL BUREAU

NOTICE INFORMING THE APPLICANT OF THE
COMMUNICATION OF THE INTERNATIONAL
APPLICATION TO THE DESIGNATED OFFICES

(PCT Rule 47.1(c), first sentence)

To:

YOSHIDA, Minoru
2-32-1301, Tamatsukuri-motomachi
Tennoji-ku
Osaka-shi
Osaka 543-0014
JAPON

Date of mailing (day/month/year) 09 March 2000 (09.03.00)		
Applicant's or agent's file reference PCT-RO99-12		IMPORTANT NOTICE
International application No. PCT/JP99/04624	International filing date (day/month/year) 26 August 1999 (26.08.99)	
Priority date (day/month/year) 31 August 1998 (31.08.98)		
Applicant ROHM CO., LTD. et al		

1. Notice is hereby given that the International Bureau has communicated, as provided in Article 20, the international application to the following designated Offices on the date indicated above as the date of mailing of this Notice:

CN,EP,KR,US

In accordance with Rule 47.1(c), third sentence, those Offices will accept the present Notice as conclusive evidence that the communication of the international application has duly taken place on the date of mailing indicated above and no copy of the international application is required to be furnished by the applicant to the designated Office(s).

2. The following designated Offices have waived the requirement for such a communication at this time:
None

The communication will be made to those Offices only upon their request. Furthermore, those Offices do not require the applicant to furnish a copy of the international application (Rule 49.1(a-bis)).

3. Enclosed with this Notice is a copy of the international application as published by the International Bureau on 09 March 2000 (09.03.00) under No. WO 00/13273

REMINDER REGARDING CHAPTER II (Article 31(2)(a) and Rule 54.2)

If the applicant wishes to postpone entry into the national phase until 30 months (or later in some Offices) from the priority date, a **demand for international preliminary examination** must be filed with the competent International Preliminary Examining Authority before the expiration of 19 months from the priority date.

It is the applicant's sole responsibility to monitor the 19-month time limit.

Note that only an applicant who is a national or resident of a PCT Contracting State which is bound by Chapter II has the right to file a demand for international preliminary examination.

REMINDER REGARDING ENTRY INTO THE NATIONAL PHASE (Article 22 or 39(1))

If the applicant wishes to proceed with the international application in the **national phase**, he must, within 20 months or 30 months, or later in some Offices, perform the acts referred to therein before each designated or elected Office.

For further important information on the time limits and acts to be performed for entering the national phase, see the Annex to Form PCT/IB/301 (Notification of Receipt of Record Copy) and Volume II of the PCT Applicant's Guide.

The International Bureau of WIPO 34, chemin des Colombettes 1211 Geneva 20, Switzerland Facsimile No. (41-22) 740.14.35	Authorized officer J. Zahra Telephone No. (41-22) 338.83.38
--	---



PATENT COOPERATION TREATY

PCT

From the INTERNATIONAL BUREAU

NOTIFICATION CONCERNING
SUBMISSION OR TRANSMITTAL
OF PRIORITY DOCUMENT

(PCT Administrative Instructions, Section 411)

To:

YOSHIDA, Minoru
2-32-1301, Tamatsukuri-motomachi
Tennoji-ku
Osaka-shi
Osaka 543-0014
JAPON

Date of mailing (day/month/year) 19 October 1999 (19.10.99)	IMPORTANT NOTIFICATION
Applicant's or agent's file reference PCT-RO99-12	
International application No. PCT/JP99/04624	International filing date (day/month/year) 26 August 1999 (26.08.99)
International publication date (day/month/year) Not yet published	Priority date (day/month/year) 31 August 1998 (31.08.98)
Applicant ROHM CO., LTD. et al	

- The applicant is hereby notified of the date of receipt (except where the letters "NR" appear in the right-hand column) by the International Bureau of the priority document(s) relating to the earlier application(s) indicated below. Unless otherwise indicated by an asterisk appearing next to a date of receipt, or by the letters "NR", in the right-hand column, the priority document concerned was submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b).
- This updates and replaces any previously issued notification concerning submission or transmittal of priority documents.
- An asterisk(*) appearing next to a date of receipt, in the right-hand column, denotes a priority document submitted or transmitted to the International Bureau but not in compliance with Rule 17.1(a) or (b). In such a case, **the attention of the applicant is directed** to Rule 17.1(c) which provides that no designated Office may disregard the priority claim concerned before giving the applicant an opportunity, upon entry into the national phase, to furnish the priority document within a time limit which is reasonable under the circumstances.
- The letters "NR" appearing in the right-hand column denote a priority document which was not received by the International Bureau or which the applicant did not request the receiving Office to prepare and transmit to the International Bureau, as provided by Rule 17.1(a) or (b), respectively. In such a case, **the attention of the applicant is directed** to Rule 17.1(c) which provides that no designated Office may disregard the priority claim concerned before giving the applicant an opportunity, upon entry into the national phase, to furnish the priority document within a time limit which is reasonable under the circumstances.

<u>Priority date</u>	<u>Priority application No.</u>	<u>Country or regional Office or PCT receiving Office</u>	<u>Date of receipt of priority document</u>
31 Augu 1998 (31.08.98)	10/246025	JP	18 Octo 1999 (18.10.99)

The International Bureau of WIPO
34, chemin des Colombettes
1211 Geneva 20, Switzerland

Facsimile No. (41-22) 740.14.35

Authorized officer

Juan Cruz

Telephone No. (41-22) 338.83.38



0	受理官庁記入欄	
0-1	国際出願番号	
0-2	国際出願日	
0-3	(支分用)	
0-4	この特許協力条約に基づく国際出願願書(様式 - PCT/R0/101)は、右記によって作成された。	PCT-EASY Version 2.84 (updated 01.07.1999)
0-5	申立て 出願人は、この国際出願が特許協力条約に従って処理されることを請求する。	
0-6	出願人によって指定された受理官庁	日本国特許庁 (R0/JP)
0-7	出願人又は代理人の書類記号	PCT-R099-12
I	発明の名称	半導体デバイス及びこれを実装するための基板
II	出願人	
II-1	この欄に記載した者は	出願人である (applicant only)
II-2	右の指定国についての出願人である。	米国を除くすべての指定国 (all designated States except US)
II-4ja	名称	ローム株式会社
II-4en	Name	Rohm Co., Ltd.
II-5ja	あて名:	615-8585 日本国 京都府 京都市 右京区西院溝崎町21番地
II-5en	Address:	21, Saiin Mizosaki-cho, Ukyo-ku, Kyoto-shi, Kyoto 615-8585 Japan
II-6	国籍 (国名)	日本国 JP
II-7	住所 (国名)	日本国 JP

→ SEMICONDUCTOR DEVICE AND
SUBSTRATE FOR MOUNTING THE SAME



III-1	その他の出願人又は発明者	
III-1-1	この欄に記載した者は	出願人及び発明者である (applicant and inventor)
III-1-2	右の指定国についての出願人である	米国のみ (US only)
III-1-3a	氏名(姓名)	鈴木 慎一
III-1-3e	Name (LAST, First)	SUZUKI, Shinichi
III-1-3j	あて名:	615-8585 日本国 京都府 京都市 右京区西院溝崎町 2 1 番地 ローム株式会社内
III-1-3e	Address:	c/o Rohm Co., Ltd. 21, Saiin Mizosaki-cho, Ukyo-ku, Kyoto-shi, Kyoto 615-8585 Japan
III-1-6	国籍(国名)	日本国 JP
III-1-7	住所(国名)	日本国 JP
III-2	その他の出願人又は発明者	
III-2-1	この欄に記載した者は	出願人及び発明者である (applicant and inventor)
III-2-2	右の指定国についての出願人である	米国のみ (US only)
III-2-3a	氏名(姓名)	鈴木 伸明
III-2-3e	Name (LAST, First)	SUZUKI, Nobuaki
III-2-3j	あて名:	615-8585 日本国 京都府 京都市 右京区西院溝崎町 2 1 番地 ローム株式会社内
III-2-3e	Address:	c/o Rohm Co., Ltd. 21, Saiin Mizosaki-cho, Ukyo-ku, Kyoto-shi, Kyoto 615-8585 Japan
III-2-6	国籍(国名)	日本国 JP
III-2-7	住所(国名)	日本国 JP
III-3	その他の出願人又は発明者	
III-3-1	この欄に記載した者は	出願人及び発明者である (applicant and inventor)
III-3-2	右の指定国についての出願人である	米国のみ (US only)
III-3-3a	氏名(姓名)	佐野 正志
III-3-3e	Name (LAST, First)	SANO, Masashi
III-3-3j	あて名:	615-8585 日本国 京都府 京都市 右京区西院溝崎町 2 1 番地 ローム株式会社内
III-3-3e	Address:	c/o Rohm Co., Ltd. 21, Saiin Mizosaki-cho, Ukyo-ku, Kyoto-shi, Kyoto 615-8585 Japan
III-3-6	国籍(国名)	日本国 JP
III-3-7	住所(国名)	日本国 JP



IV-1	代理人又は共通の代表者 の通知を受けて名 を出願する者又は国際機関におい て出願することを出願人又は 代理人に助言する 氏名(姓名) Name (LAST, FIRST) 氏名 Address: 電話番号 ファクシミリ番号	代理人 (agent) 吉田 稔 YOSHIDA, Minoru 543-0014 日本国 大阪府 大阪市 天王寺区玉造元町2-32-1301 2-32-1301, Tamatsukuri-motomachi, Tennoji-ku, Osaka-shi, Osaka 543-0014 Japan 06-6764-6664 06-6764-7446
IV-2	その他の代理人 氏名 Name(s)	筆頭代理人と同じあて名を有する代理人 (additional agent(s) with same address as first named agent) 田中 達也; 福元 義和 TANAKA, Tatsuya; FUKUMOTO, Yoshikazu
V	国の指定	
V-1	互威特許 (他の種類の保護又は取扱い を求める場合には括弧内に 記載する。)	EP: AT BE CH&LI CY DE DK ES FI FR GB GR IE IT LU MC NL PT SE 及びヨーロッパ特許条約と特許協力条約の 締約国である他の国
V-2	国内特許 (他の種類の保護又は取扱い を求める場合には括弧内に 記載する。)	CN KR US
V-5	指定の確認の宣言 出願人は、上記の指定に加 えて、規則4.9(b)の規定に 基づき、特許協力条約のも とで認められる他の全ての 国の指定を行う。ただし、 この欄に示した国の指定を、除 く。出願人は、これらの追 加される指定が確認を条件 としていること、並びに優 先日から15日が経過する前 にその確認がなされない指 定は、この期間の経過時に 、出願人によって取り下げ られたものとみなされるこ とを宣言する。	
V-6	指定の確認から除かれる 国	なし (NONE)
VI-1	先の国内出願に基づく優 先権主張 他の出願日 他の出願番号 署名	1998年08月31日 (31.08.1998) August 31, 1998 平成10年特許願第246025号 Patent Application 日本国 JP Japan No. 10-246025



特許協力条約に基づく国際出願願書

出願用 印刷日時: 2000年10月10日 印刷機: 印刷機 印刷日 11時38分10秒

PCT-RO99-12

VI-2	優先権証明書送付の請求 上記の優先出願のうち、右 記の番号のものについては、 出願書類の認証謄本を付 載し国際事務局へ送付する ことを、受理官庁に対して 請求している	VI-1	
VII-1	特定された国際調査機関 (ISA)	日本国特許庁 (ISA/JP)	
VIII-1	照会欄	添付	添付された電子データ
VIII-1-1	願書	5	-
VIII-1-2	明細書	15	-
VIII-1-3	請求の範囲	3	-
VIII-1-4	要約	1	ro99-12ab. txt
VIII-1-5	図面	17	-
VIII-1-7	合計	41	-
VIII-8	添付書類 手数料計算用紙	添付 ✓	添付された電子データ
VIII-9	別個の記名押印された委任状	✓	-
VIII-16	PCT-EASYディスク	-	フレキシブルディスク
VIII-17	その他	優先権書類送付請求書	-
VIII-17	その他	納付する手数料に相当する特許印紙を貼付した書面	-
VIII-17	その他	国際事務局の口座への振込を証明する書面	-
VIII-18	要約書とともに提示する図の番号	2	
VIII-19	国際出願の使用言語名:	日本語 (Japanese)	
IX-1	提出者の記名押印		
IX-1-1	氏名(姓名)	吉田 稔	
IX-2	提出者の記名押印		
IX-2-1	氏名(姓名)	田中 達也	
IX-3	提出者の記名押印		
IX-3-1	氏名(姓名)	福元 義和	
受理官庁記入欄			
10-1	国際出願として提出された書類の実際の受理の日		
10-2	図面:		
10-2-1	受理された		
10-2-2	不足図面がある		



特許協力条約に基づく国際出願願書

PCT-RO99 12

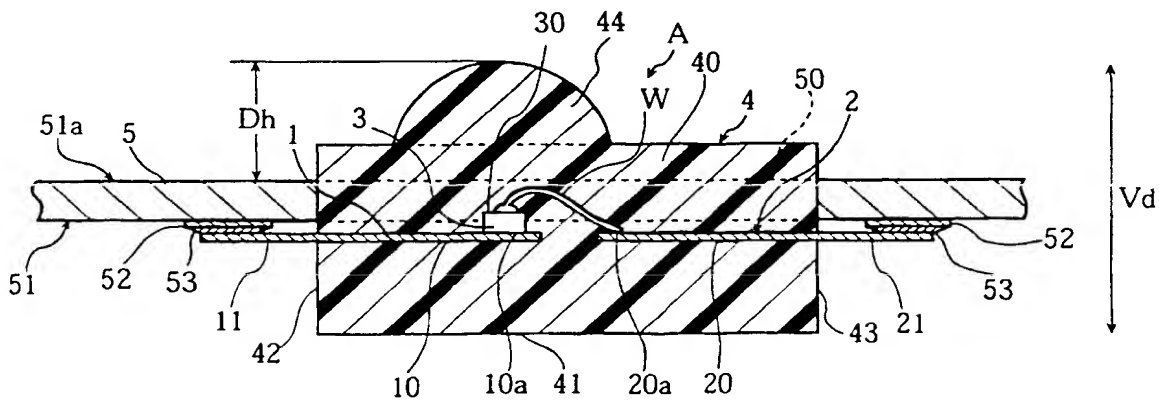
原出願用紙印刷日時 1999年08月24日 12:04:08 1999 火曜日 11時08分10秒

10-3	国際出願として提出された書類を補完する書類又は図面であつてその後期間内に提出されたものの実際の受理の日（訂正日）	
10-4	特許協力条約第11条(2)に基づく必要な補完の期間内の受理の日	
10-5	出願人により特定された国際調査機関	ISA/JP
10-6	調査手数料未払いにつき、国際調査機関に調査用写しを送付していない	

国際事務局記入欄

11-1	記録原本の受理の日	
------	-----------	--



(51) 国際特許分類6 H01S 33/00	A1	(11) 国際公開番号 WO00/13273 (43) 国際公開日 2000年3月9日(09.03.00)
(21) 国際出願番号 PCT/JP99/04624 (22) 国際出願日 1999年8月26日(26.08.99) (30) 優先権データ 特願平10/246025 1998年8月31日(31.08.98) JP (71) 出願人 (米国を除くすべての指定国について) ローム株式会社(ROHM CO., LTD.)(JP/JP) 〒615-8585 京都府京都市右京区西院溝崎町21番地 Kyoto, (JP) (72) 発明者; および (75) 発明者/出願人 (米国についてののみ) 鈴木慎一(SUZUKI, Shinichi)(JP/JP) 鈴木伸明(SUZUKI, Nobuaki)(JP/JP) 佐野正志(SANO, Masashi)(JP/JP) 〒615-8585 京都府京都市右京区西院溝崎町21番地 ローム株式会社内 Kyoto, (JP) (74) 代理人 吉田 稔, 外(YOSHIDA, Minoru et al.) 〒543-0014 大阪府大阪市天王寺区玉造元町2-32-1301 Osaka, (JP)		(81) 指定国 CN, KR, US, 欧州特許 (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE) 添付公開書類 国際調査報告書
(54)Title: SEMICONDUCTOR DEVICE AND SUBSTRATE FOR SEMICONDUCTOR DEVICE (54)発明の名称 半導体デバイス及びこれを実装するための基板 <div data-bbox="233 1285 1386 1682">  </div> (57) Abstract A semiconductor device (A) comprises a semiconductor chip (3), a protective package (4) covering the semiconductor chip (3), a first lead (1), and a second lead (2). The semiconductor chip (3) is placed on an inner end (10a) of the first lead (1). The semiconductor chip (3) is connected through wire (W) with an inner end (20a) of the second lead (2). The first lead (1) includes an outer part (11) projecting from the protective package (4), and the second lead (2) includes an outer part (21) projecting from the protection package (4). The two outer parts (11, 21) are flat.		

半導体デバイス(A)は、半導体チップ(3)と、この半導体チップ(3)を覆う保護パッケージ(4)と、第1リード(1)と、第2リード(2)とを有している。半導体チップ(3)は、第1リード(1)の内端(10a)に載置されている。また、半導体チップ(3)は、ワイヤ(W)を介して第2リード(2)の内端(20a)に接続されている。第1リード(1)は、保護パッケージ(4)から突出する外側部分(11)を有しており、第2リード(2)は、保護パッケージ(4)から突出する外側部分(21)を有している。これら2つの外側部分(11、21)は平坦である。

PCTに基づいて公開される国際出願のパンフレット第一頁に掲載されたPCT加盟国を同定するために使用されるコード(参考情報)

AE	アラブ首長国連邦	DM	ドミニカ	KZ	カザフスタン	RU	ロシア
AL	アルバニア	EE	エストニア	LC	セントルシア	SD	スーダン
AM	アルメニア	ES	スペイン	LI	リヒテンシュタイン	SE	スウェーデン
AT	オーストリア	FI	フィンランド	LK	スリ・ランカ	SG	シンガポール
AU	オーストラリア	FR	フランス	LR	リベリア	SI	スロヴェニア
AZ	アゼルバイジャン	GA	ガボン	LS	レソト	SK	スロヴァキア
BA	ボスニア・ヘルツェゴビナ	GB	英国	LT	リトアニア	SL	シエラ・レオネ
BB	バルバドス	GD	グレナダ	LU	ルクセンブルグ	SN	セネガル
BF	ブルキナ・ファソ	GE	グルジア	LV	ラトヴィア	SZ	スワジランド
BG	ブルガリア	GH	ガーナ	MA	モロッコ	TD	チャード
BH	バーレーン	GM	ガンビア	MC	モナコ	TG	トーゴ
BJ	ブルンジ	GN	ギニア	MD	モルドヴァ	TJ	タジキスタン
BY	ベラルーシ	GW	ギニア・ビサウ	MG	マダガスカル	TZ	タンザニア
CA	カナダ	GR	ギリシャ	MK	マケドニア旧ユーゴスラヴィア	TM	トルクメニスタン
CC	中央アフリカ	HR	クロアチア		共和国	TR	トルコ
CF	コンゴ	HU	ハンガリー	ML	マリ	TT	トリニダード・トバゴ
CH	スイス	ID	インドネシア	MN	モンゴル	UA	ウクライナ
CI	コートジボワール	IE	アイルランド	MR	モリタニア	UG	ウガンダ
CM	カメルーン	IL	イスラエル	MW	マラウイ	US	米国
CN	中国	IN	インド	MX	メキシコ	UZ	ウズベキスタン
CR	コスタ・リカ	IS	アイスランド	NE	ニジェール	VN	ヴェトナム
CU	キューバ	IT	イタリア	NL	オランダ	YU	ユーゴスラビア
CY	キプロス	JP	日本	NO	ノルウェー	ZA	南アフリカ共和国
CZ	チェコ	KE	ケニア	NZ	ニュージーランド	ZW	ジンバブエ
DE	ドイツ	KG	キルギスタン	PL	ポーランド		
DK	デンマーク	KP	北朝鮮	PT	ポルトガル		
		KR	韓国	RO	ルーマニア		

明細書

半導体デバイス及びこれを実装するための基板

技術分野

本発明は、半導体デバイスに関し、特に、発光機能及び／又は受光機能を有する半導体デバイスに関する。また、本発明は、このような半導体デバイスを支持するための回路基板に関する。さらに、本発明は、複数の半導体デバイス及びこの半導体デバイスを一括して保持するための収容具の組合せに関する。

背景技術

従来の半導体デバイスの一例を図20及び図21に示す。図示された半導体デバイスXは、発光ダイオード(LED)であり、第1リード100、第2リード200、発光素子としての半導体チップ300、接続ワイヤW、及び保護パッケージ400を含んでいる。

半導体チップ300は、第1リード100の内端100aに載置されている。半導体チップ300の上面330は、接続ワイヤWを介して第2リード200の内端200aに電氣的に接続されている。保護パッケージ400は、エポキシ樹脂等の透明な樹脂からなり、半導体チップ300と接続ワイヤWとを完全に覆っている。また、保護パッケージ400は、第1及び第2リード100、200を部分的に覆っている。図20及び21において、保護パッケージ400に覆われた第1リード100の内側部分は、参照符号110で示されており、保護パッケージ400から突出した第1リード100の外側部分は、参照符号111で示されている。第2リード200も、第1リード100と同様に、保護パッケージ400に覆われた内側部分220と、保護パッケージ400から突出する外側部分221とを有している。

図21に示すように、第1リード100の内側部分110は直線状に延びており、外側部分111は屈曲している。第1リード100における外側部分111の遊端111aは、保護パッケージ400の底面と面一状である。第2リードも第1

リードと同様の構成であり、保護パッケージ400の底面に対し、面一状の遊端221aを有している。

回路基板5には、半導体デバイスXとの電氣的接続をとるためのパッド部52a、52bが設けられている。半導体デバイスXは、上記遊端111a、221aがパッド52a、52bにそれぞれ接合するように、回路基板5に実装される。

従来の半導体デバイスXには、以下の点において不都合であった。すなわち、半導体デバイスXは、上述したように、屈曲したリード100、200を介して回路基板5に実装されている。このような場合、図21に示すように、半導体デバイスXの保護パッケージ400全体が回路基板5よりも上方に位置する。このため、半導体デバイスXの頂部Apと回路基板5の表面との間の寸法Dhが大きくなってしまふのである。

発明の開示

本発明の目的は、上記問題を解消しうる、あるいは、少なくとも軽減しうる半導体デバイスを提供することにある。

本発明の他の目的は、このような半導体デバイスを実装するための回路基板を提供することにある。

本発明のさらに別の目的は、複数の半導体デバイスと、これら半導体デバイスを一括して保持できる収容具との組合せを提供することにある。

本発明の第1の側面によれば、

半導体チップと、

前記半導体チップを覆う保護パッケージと、

前記半導体チップに導通するとともに、前記保護パッケージに覆われた内側部分と、前記保護パッケージから突出する少なくとも1つの外側部分とを有する第1リードと、

前記半導体チップに導通するとともに、前記保護パッケージに覆われた内側部分と、前記保護パッケージから突出する少なくとも1つの外側部分とを有する第2リードと、を具備する構成において、

前記第1リード及び第2リードのそれぞれの外側部分が平坦である、半導体デ

バイスが提供される。

好ましくは、前記第 1 リードの外側部分及び前記第 2 リードの外側部分は、同一の平面内を延びている。

さらに、前記第 1 リードの内側部分及び外側部分、並びに、前記第 2 リードの内側部分及び外側部分は、同一の平面内を延びていてもよい。

本発明の好ましい実施例によれば、前記第 1 リード及び第 2 リードの各々は、前記保護パッケージから突出する複数の外側部分を有しており、これら複数の外側部分は、同一の平面内を延びている。

好ましくは、前記保護パッケージは、少なくとも 2 つの対向する側面を有しており、これら側面の各々は、第 1 傾斜部分及び第 2 傾斜部分を有している。

前記第 1 傾斜部分及び第 2 傾斜部分はそれぞれ平坦であり、且つ、互いに所定の角度を以て交わっていてもよい。

前記半導体チップは例えば発光素子である。また、前記半導体チップは例えば受光素子である。

本発明の他の好ましい実施例によれば、半導体デバイスは、さらに、追加の半導体チップと、前記追加の半導体チップに導通する第 3 リードと、前記追加の半導体チップに導通する第 4 リードと、を具備しており、前記第 3 リードは、前記保護パッケージに覆われた内側部分と前記保護パッケージから突出する平坦な外側部分とを有しており、前記第 4 リードは、前記保護パッケージに覆われた内側部分と前記保護パッケージから突出する平坦な外側部分とを有している。

本発明の第 2 の側面によれば、

保護パッケージとこの保護パッケージから突出する平坦なリードとを有する半導体デバイスを搭載するための回路基板であって、

所定の配線パターンが形成された主面と、

前記半導体デバイスのリードと導通すべく、前記主面に形成された複数の接続パッドと、

前記保護パッケージの形状に対応して形成された貫通孔と、
を具備する、回路基板が提供される。

好ましくは、前記複数の接続パッドは、前記貫通孔の周囲に配置されている。

好ましくは、前記半導体デバイスを搭載した状態において、前記主面にコーティング部材が積層されている。

本発明の第3の側面によれば、

複数の半導体デバイスと、これを収容するための収容具との組合せであって、各半導体デバイスが、所定の機能を有する上面と、この上面とは逆の底面と、を有しており、

前記収容具が、上方に開口する複数の陥没部を有するキャリア部材と、前記キャリア部材に付着される粘着面を有するカバーテープと、を有する構成において、

前記半導体デバイスが、前記底面を上に向けた状態で、前記陥没部内に収容されていることを特徴とする組合せが提供される。

本発明の好適な実施例によれば、前記各半導体デバイスの上面には、集光部が設けられている。

好ましくは、前記陥没部の各々は、相対的に大きな空間と、相対的に小さな空間とを有している。

好ましくは、前記複数の陥没部は、前記キャリア部材の長手方向において、所定間隔毎に形成されている。

本発明のその他の特徴及び利点は、添付図面を参照して以下に行う詳細な説明によって、より明らかとなろう。

図面の簡単な説明

図1は、本発明の第1実施例に基づく半導体デバイスを示す斜視図である。

図2は、図1のI-I線に沿って見た断面図である。

図3は、本発明の第2実施例に基づく半導体デバイスを示す斜視図である。

図4は、図3のII-II線に沿って見た断面図である。

図5は、図3の半導体デバイスを示す平面図である。

図6は、本発明の半導体デバイスの製造に用いるリードフレームを示す平面図である。

図7は、ワイヤボンディング工程を説明するための図である。

図 8 は、パッケージング工程を説明するための断面図である。

図 9 は、本発明の半導体デバイスを回路基板に実装する工程を説明するための図である。

図 10 は、本発明の半導体デバイスの使用形態を示す断面図である。

図 11 は、本発明の第 3 実施例に基づく半導体デバイスを示す斜視図である。

図 12 は、図 11 の半導体デバイスを示す平面図である。

図 13 は、図 11 の半導体デバイスの構成要素を示す図である。

図 14 ～ 図 17 は、図 11 の半導体デバイスの製造工程を説明するための図である。

図 18 は、複数の半導体デバイスを一括して保持するための収容具を示す断面図である。

図 19 は、図 18 の収容具から半導体デバイスが取り出される際の様子を示す図である。

図 20 は、従来の半導体デバイスの一例を示す斜視図である。

図 21 は、図 20 の I I I - I I I 線に沿って見た断面図である。

発明を実施するための最良の形態

以下、本発明の好ましい実施例を、添付の図 1 ～ 19 を参照して説明する。

先ず、図 1 及び 2 を参照する。これらの図は、本発明の第 1 実施例に基づく半導体デバイスを示している。この実施例に係る半導体デバイス A は、以下で説明するように発光機能を有している。ただし、本発明はこの実施例に限定されるものではなく、他の半導体デバイスに対しても適用可能である。

図 1 及び図 2 に示すように、半導体デバイス A は、第 1 リード 1 と、この第 1 リード 1 から離間した第 2 リード 2 と、発光機能を有する半導体チップ 3 とを含んでいる。半導体チップ 3 は、第 1 リード 1 の一端 10 a に支持されており、その上面 30 は、ワイヤ W を介し、第 2 リード 2 の一端 20 a に電氣的に接続されている。

半導体デバイス A は、さらに、透明な樹脂製の保護パッケージ 4 を有している。保護パッケージ 4 は、直方体状の本体部 40 と、この本体部の上面に形成され

た集光部 4 4 とからなる。集光部 4 4 は、半導体チップ 3 から発せられた光の拡散を防止するために設けられている。

保護パッケージ 4 は、半導体チップ 3 及びワイヤ W の全体を覆うとともに、第 1 リード 1 と第 2 リード 2 を部分的に覆っている。このため、第 1 リード 1 は、保護パッケージ 4 に覆われた内側部分 1 0 と、保護パッケージ 4 の第 1 側面 4 2 から突出する外側部分 1 1 とに分けられる。同様に、第 2 リード 2 も、保護パッケージ 4 に覆われた内側部分 2 0 と、保護パッケージ 4 の第 2 側面 4 3 から突出する外側部分 2 1 とに分けられる。

図 1 及び図 2 に示すように、第 1 リード 1 及び第 2 リード 2 は、全体として平坦である。従って、第 1 リード 1 及び第 2 リード 2 の外側部分 1 1 及び 2 1 も平坦である。図 2 に良く示されているように、第 1 リード 1 及び第 2 リード 2 は、鉛直方向（参照符号 V d）に見た場合、保護パッケージ 4 の本体部 4 0 の中央に位置している。また、第 1 リード 1 及び第 2 リード 2 は、保護パッケージ 4 の底面 4 1 に対し、平行に延びている。よって、第 1 リード 1 の外側部分 1 1 は、保護パッケージ 4 の第 1 側面 4 2 に対して垂直であり、第 2 リード 2 の外側部分 2 1 は、保護パッケージ 4 の第 2 側面 4 3 に対して垂直である。

上記構成を有する半導体デバイス A は、図 2 に示すような態様で回路基板 5 に取り付けられる。具体的には、回路基板 5 の主面 5 1（図 2 では基板 5 の下面）には、第 1 リード 1 の外側部分及び第 2 リード 2 の外側部分 2 1 の位置に対応して、接続パッド 5 2 が設けられている。図示はされていないが、上記主面 5 1 には、これら接続パッド 5 2 に接続する所定の配線パターンが形成されている。さらに、回路基板 5 には、半導体デバイス A を嵌め込むための貫通孔 5 0 が、接続パッド 5 2 の間において設けられている。

半導体デバイス A は、集光部 4 4 が回路基板 5 の主面 5 1 の反対側に位置するように、貫通孔 5 0 に嵌め込まれる。第 1 リード 1 及び第 2 リード 2 の外側部分 1 1 及び 2 1 は、接続パッド 5 2 に対してハンダ 5 3 を介して接続される。このような実装方法によれば、集光部 4 4 の頂部と基板 5 の第 2 面 5 1 a との間の距離 D_h を従来よりも小さくすることができる。

次に、図 3～5 を参照して説明する。これらの図は、本発明の第 2 実施例に基

づく半導体デバイスBを示している。なお、第1実施例の構造と実質的に同一の部材については、図3～5において同一の符号が付されている。

図3に示すように、半導体デバイスBは、半導体チップ3が接合される第1リード1'と、第2リード2'を有している。半導体チップ3は、ワイヤWを介して第2リード2'に接続されている。半導体デバイスBは、半導体チップ3及びワイヤWを保護するための保護パッケージ4'をさらに有している。保護パッケージ4'の対向する側面42'及び43'（以下、第1側面42'、第2側面43'と言う。）からは、第1リード1'及び第2リード2'が突出している。保護パッケージ4'は、もう1組の対向する側面45'及び46'を有している。保護パッケージ4'は、半導体チップ3から発せられる光を適切に集光するための集光部44'を有している。

図4に示されるように、保護パッケージ4'の第1側面42'及び第2側面43'はそれぞれ、2つの傾斜面からなる。具体的には、第1側面42'は、鉛直線に対して α の角度をなす上部傾斜面と、同鉛直線に対して β の角度をなす下部傾斜面とからなる。同様に、第2側面43'及びその他の側面45'、46'も上部傾斜面と下部傾斜面とからなる。上記角度 α 及び β は、例えば5～10度にすれば良い。角度 α 及び β は、同じ大きさでもよいし、互いに異なってもよい。

図5に示されるように、第1リード1'は、保護パッケージ4'に覆われる内側部分10'と、保護パッケージ4'から突出する第1外側部分11'及び第2外側部分12'とを有している。内側部分10'及び2つの外側部分11'、12'は、保護パッケージ4'の底面41'に平行な平面内を延びている。さらに第1リード1'は、半導体チップ3を搭載するための支持パッド10'aを有している。この支持パッド10'aは、第1リード1'と第2リード2'の間に位置しており、接続部10'bを介して第1リード1'の内側部分10'に接続されている。

第2リード2'は、保護パッケージ4'に覆われる内側部分20'と、保護パッケージ4'から突出する第1外側部分21'及び第2外側部分22'とを有している。第2リード2'の内側部分10'及び2つの外側部分21'、22'も、第1リード1'の場合と同じく、保護パッケージ4'の底面41'に平行な平面内を延びている。

上記構成を有する半導体デバイスBは、第1実施例にかかる半導体デバイスAの場合と同様に、回路基板5に形成された貫通孔50に嵌め込まれた後、ハンダ53を介して、回路基板5に固定される。

既に述べたように、第2実施例に係る半導体デバイスBの4つの側面42'、43'、45'及び46'のそれぞれは、上部傾斜面及び下部傾斜面から構成されている(図4参照)。従って、半導体デバイスBは、回路基板5の貫通孔50に容易に挿入することができる。上記角度 α 、保護パッケージ4'の大きさ、及び、貫通孔50の大きさを調節することにより、保護パッケージ4'の貫通孔50に対する挿入を容易にするとともに、保護パッケージ4'を貫通孔50内において確実に嵌め込み固定することが可能である。

図3に示されるように、保護パッケージ4'の側面46'には、切欠き46'aが形成されている。この切欠き46'aは、半導体デバイスBの極性を示すものである。例えば、2つのリード1'、2'のうち、切欠き46'aに近い方のリード(図3では第2リード2')を負極と決めておけばよい。このようにすれば、回路基板5の貫通孔50に対し、半導体デバイスBを適切に挿入することができる。

第2実施例の半導体デバイスBにおいては、第1リード1'及び第2リード2'の各々について、2つの外側部分が設けられている。従って、回路基板5には、合計4つの接続パッド52が必要である。しかしながら、図5から理解されるように、第1リード1'の外側部分11'が、対応する接続パッド52と導通していれば、他方の外側部分12'は、対応する接続パッド52に対して導通している必要はない。すなわち、外側部分12'は、対応する接続パッド52に機械的に固定されていれば十分である。同じことが、第2リード2'の外側部分21'、22'に関しても言える。このように、4つの外側部分11'、12'、21'、22'を介して、半導体デバイスBを回路基板5に取り付けることにより、半導体デバイスBを回路基板5に対して安定して搭載することができる。

次に、上記構成の半導体デバイスBの製造方法について図6～図8を参照しつつ説明する。

図6は、上記半導体デバイスBの製造に用いられるリードフレームを示す平面図である。図に示すリードフレーム6は、銅や鉄などの金属板を打ち抜き加工して

得ることができる。このリードフレーム6は、平行に延びる一対のサイドバー60を有している。さらにリードフレーム6は、これらサイドバー60を繋ぐ複数のクロスバー対61を有している。これらクロスバー対61は、サイドバー60一の長手方向において等間隔に配置されている。各クロスバー対61は、サイドバー60の長手方向に対して垂直に延びる、第1クロスバー61a及び第2クロスバー61bを含んでいる。各第1クロスバー61aの中央部分には、ボンディングパッド10'aが形成されている。

上記各ボンディングパッド10'aに対して、半導体チップ3が接合される。半導体デバイスBを発光装置として構成する場合には、半導体チップ3は例えば発光ダイオードであり、半導体デバイスBを受光装置として構成する場合には、半導体チップ3は例えばフォトランジスタである。もちろん、他の半導体チップを用いることも可能である。

次いで、図7に示すように、上記半導体チップ3の上面30と第2クロスバー61bとをワイヤWによって接続する。ワイヤWの接続は、ボンディングツール7を用いて行うことができる。具体的には、ボンディングツール7の下端部からワイヤWを突出させておき、この突出部を溶融させてボール状とする。そしてボンディングツール7を下方に移動させて、上記ボール部を、半導体チップ3の上面に圧着する（ファーストボンディング）。その後、ボンディングツール7の下端部からワイヤWを引き出しつつ、ボンディングツール7を第2クロスバー61bの位置まで移動させる。最後に、ワイヤWを第2クロスバー61bに圧着する（セカンドボンディング）。なお、ワイヤWの接続を適切に行うには、上記リードフレーム6を、支持台8に内蔵されたヒータ（図示せず）等によって加熱しておくともよい。またセカンドボンディングを行う際に、ボンディングツール7に超音波を供給してもよい。

続いて、所定のモールド装置を用いて、上記リードフレーム6において仮想線で囲まれた領域P（図6）に保護パッケージ4'を形成する。各保護パッケージ4'は、以下のようにして形成される。

先ず、図8に示すように、上側モールド部材9A及び下側モールド部材9Bによって規定されるキャビティ90内に半導体チップ3を収容する。次に、この状態

で、キャビティ 9 0 内に溶融した熱硬化性樹脂（例えばエポキシ樹脂）を注入する。最後に、注入樹脂が硬化した後に、上側モールド部材 9 A 及び下側モールド部材 9 B をそれぞれ上下に移動させ、硬化した樹脂体すなわち保護パッケージ 4' を取り出す。このモールド作業において、集光部 4 4' も形成される。

図 8 に示すように、上側モールド部材 9 A の内側面 9 A a は、下方に広がった形状に構成されており、下側モールド部材 9 B の内側面 9 B a は、上方に広がった形状に構成されている。このため、キャビティ 9 0 内で硬化した樹脂を取り出すに際し、この硬化樹脂体と、上側モールド部材 9 A 及び下側モールド部材 9 B とを容易に分離することができる。

半導体デバイス B を発光装置あるいは受光装置として構成する場合には、保護パッケージ 4' を透明性の高い樹脂（例えばエポキシ樹脂）で形成する。それ以外の場合には、必ずしも透明性の高い樹脂によって上記保護パッケージ 4' を形成する必要はない。また、用途に応じては、集光部 4 4' を設ける必要もない。

半導体デバイス B を、赤外光を選択的に受光するように構成することも可能である。この場合、保護パッケージ 4' としては透明のものでもよいが、赤外光以外の光を受光することを効果的に防止するためには、黒色の樹脂を使用することが好ましい。

保護パッケージ 4' が形成された後は、第 1 及び第 2 クロスバー 6 1 a、6 1 b の所定箇所（図 6 の一点鎖線により示される部分）を切断する。これにより、製品としての半導体デバイス B（図 3）が得られる。こうして得られた半導体デバイス B を別の受光用の半導体デバイスとともに回路基板 5 に実装することにより、光センサを製造することができる。

図 9 は、本発明の第 2 実施例に係る半導体デバイス B を回路基板 5 に実装する工程を示している（図示された回路基板 5 には、受光用の半導体デバイス B' が既に実装されている）。同図に示すように、回路基板 5 には、半導体デバイス B を嵌め込むための貫通孔 5 0 e が形成されている。この貫通孔 5 0 e は、受光用の半導体デバイス B' 用の貫通孔 5 0 r から所定距離だけ離れた位置にある。

回路基板 5 の主面 5 1 には、上記貫通孔 5 0 e の近傍において 4 つの接続パッド 5 2 が設けられている。これらのパッド 5 2 は、半導体デバイス B の第 1 リード

1'における外側部分11'、12'及び第2リード2'の外側部分21'、22'と接合するためのものである。

半導体デバイスBを貫通孔50eに嵌め込む際には、図9に示すような吸着コレットKを用いることができる。この場合、半導体デバイスBの底面41'を吸着コレットKで吸着した上で、コレットKを回路基板5の方向に移動させ、半導体デバイスBを貫通孔50eに挿入する（図9の一点鎖線参照）。

半導体デバイスBが貫通孔50eに適切に嵌入された後、半導体デバイスB（及び半導体デバイスB'）を搭載した回路基板5を熱処理にかける。図には示されていないが、各接続パッド52には事前にハンダペーストが塗布されている。よって、回路基板5を熱処理することによって塗布されたハンダが溶融し、その後、回路基板5を冷却することにより、第1リード1'及び第2リード2'の外側部分11'、12'、21'、22'が接続パッド52に固定される。

半導体デバイスB及びB'を回路基板5に実装した後、図10に示すように、回路基板5の主面51上にコーティング部材54を積層する。その結果、半導体デバイスB、B'はこのコーティング部材54により被覆される。この様にして、半導体デバイスB、B'と回路基板5とからなるユニットCが得られる。コーティング部材54としては、電氣的に絶縁性を有するとともに、光学的に光を透過しない樹脂などが好ましく適用される。このような樹脂材料からなるコーティング部材54を用いることにより、ユニットCの外部からの光や電氣的ノイズなどを遮蔽することができる。

図10に示すように、上記ユニットCは、CDプレーヤ装置において、ディスクDの存在を検出するために用いることができる。具体的には、ユニットCは、半導体デバイスB、B'の集光部44'が、挿入されたディスクDに対面する姿勢となるように、CDプレーヤ装置内に配置される。ディスクDが無い場合には、半導体デバイスBから発せられた光は、図10において一点鎖線で示す光路に沿って進行し、半導体デバイスB'に達する（光路途中に配置された部材Pはプリズムである）。一方、ディスクDがCDプレーヤ装置に挿入されている場合には、上記した光路がディスクDにより遮られ、半導体デバイスBから発せられた光は、半導体デバイスB'にて受光されない状態となる。

本発明に係る半導体デバイスB、B'を利用した上記ユニットCは、従来の半導体デバイス及び基板を組み合わせたユニット（図21参照）よりもコンパクトに作ることができる。従って、図10に示すように、ディスクDを、回路基板5の第2面51aに従来よりも近づけることができる。その結果、CDプレーヤ装置に内蔵される光センサの検出スペースを小さくすることができる。

次に、本発明の第3実施例に基づく半導体デバイスについて、図11～13を参照して説明する。図13から理解されるように、第3実施例に係る半導体デバイスは、発光用半導体素子を受光用半導体素子と一緒にパッケージした光センサである。

具体的には、図示された半導体デバイスEは、発光用の半導体チップ3、受光用の半導体チップ3'、及びこれら半導体チップを覆う保護パッケージ4'を有している。また、半導体デバイスEは、半導体チップ3と導通する、全体的に平坦な第1リード1及び第2リード2とを有し、さらに、半導体チップ3'と導通する、全体的に平坦な第1リード1'及び第2リード2'とを有している。上記第1リード1、1'及び第2リード2、2'は、保護パッケージ4'から部分的に突出している。第3実施例の保護パッケージ4'は、図3に示されるものと外観がほぼ同じであるが、集光部が設けられていない点、及び、切欠き46'aが保護パッケージ4'の角部に形成されている点において異なっている。

保護パッケージ4'は、半導体チップ3を内蔵する透明な第1樹脂部4'aと、受光用の半導体チップ3'を内蔵する透明な第2樹脂部4'bと、これら各樹脂部4'a、4'bを保持する不透明な第3樹脂部4'cとを有している。第1及び第2樹脂部4'a、4'bの上面及び底面は、第3樹脂部4'cに覆われておらず、外部に露出している。第1及び第2樹脂部4'a、4'bは、たとえば透明なエポキシ樹脂によって形成され、第3樹脂部4'cは、たとえば、黒色の樹脂によって形成される。

鉛直方向に見た場合、半導体チップ3は、第1樹脂部4'aのほぼ中間位置において、第1リード1の内側部分10に載置されており、半導体チップ3'は、第2樹脂部4'bのほぼ中間位置において、他の第1リード1'の内側部分10'に載置されている。半導体チップ3、3'のそれぞれの上面と、第2リード2、2'

の内側部分 20、20' とは、ワイヤWによって電氣的に接続されている。

図13に示すように、半導体チップ3としては、LEDを採用することが可能であり、半導体チップ3'としては、フォトトランジスタを採用することが可能である。このフォトトランジスタの代わりに、フォトダイオードを用いてもよい。

上記構成を有する半導体デバイスEは、以下において説明する方法により製造することができる。

先ず、図14に示すようなリードフレーム6'を、例えば金属薄板材料を打ち抜き加工することにより用意する。このリードフレーム6'は、互いに平行に延びる第1及び第2のサイドバー60'a、60'bと、この両サイドバーの間を延びる複数のクロスバー63'（図14では2つのクロスバーのみ示す）とを含んでいる。これらクロスバー63'は、サイドバー60'a、60'bの長手方向において所定の間隔T毎に配置されている。

隣接するクロスバー63'の間には、一対のリード部62'c、62'dと、一対のリード部64'c、64'dとが配置されている。リード部62'c、64'cは、第1サイドバー60'aから第2サイドバー60'bに向かって延びている。一方、リード部62'd、64'dは、第2サイドバー60'bから第1サイドバー60'aに向かって延びている。リード部62'c、64'cの遊端には、チップボンディング部62'a、64'aがそれぞれ形成されている。また、リード部62'd、64'dの遊端には、ワイヤボンディング部62'b、64'bがそれぞれ形成されている。

上記構成を有するリードフレーム6'に対して、発光用半導体チップ3及び受光用半導体チップ3'を搭載する。具体的には、図15に示すように、発光用半導体チップ3は、チップボンディング部62'aに、受光用半導体チップ3'は、チップボンディング部64'aにボンディングする。その後、半導体チップ3の上面とワイヤボンディング部62'bとを、ワイヤWにより電氣的に接続し、半導体チップ3'の上面とワイヤボンディング部64'bとを、ワイヤW'により電氣的に接続する。

次に、図16に示すように、半導体チップ3及びワイヤWを、モールドにより透明な樹脂体4'a（以下、第1樹脂体と言う。）で覆い、半導体チップ3'及び

ワイヤW'を、モールドにより透明な樹脂体4' b（以下、第2樹脂体と言う。）で覆う（一次モールド工程）。

次に、図17に示すように、上記第1及び第2樹脂体4' a、4' bを、不透明な樹脂体4' c（以下、第3樹脂体と言う。）で覆う（二次モールド工程）。この際、第1及び第2樹脂体4' a、4' bの上面及び底面は、外部に露出したままにしておく。

最後に、4つのリード部62' c、62' d、64' c、64' dの所定箇所（図17の一点鎖線）を切断することにより、図11に示すような半導体デバイスEが得られる。この半導体デバイスEは、図3に示す半導体デバイスBが回路基板5に載置されるのと同様の態様で、回路基板に載置することができる。

次に図18及び図19を参照する。これらの図は、本発明に係る複数の半導体デバイスを一括して収納できる収容具を示している。図18及び19では、第1実施例に係る半導体デバイスAが描かれているが、上記収容具は、既に説明した他の半導体デバイスBや半導体デバイスEに対しても用いることができる。

図18に示すように、上記収容具は、複数の陥没部H1を有するキャリア部材Hと、陥没部H1を閉じるべくキャリア部材H1に貼付されるカバーテープRとを含んでいる。複数の陥没部H1は、当該収容具の長手方向において、所定距離S毎に離間して配置されている。カバーテープRは、キャリア部材H1に接する粘着面R1を有しており、必要に応じてキャリア部材H1から引き剥がせるように構成されている（図19参照）。

図18に示すように、各半導体デバイスAは、その底面41を上向きにした状態で、対応する一の陥没部H1に収容される。集光部44との干渉を避けつつ、半導体デバイスA全体を適切に収容するために、各陥没部H1は、相対的に大きな断面積を有する上位空間H1 aと、相対的に小さな断面積を有する下位空間H1 bとから構成されている。半導体デバイスAの集光部44は、下位空間H1 bに受容される。このような構成を有するキャリア部材Hは、例えばプラスチック製の長状部材にエンボス加工を施すことによって形成すればよい。

複数の半導体デバイスAを陥没部H1に自動的に収容するには、例えばコンピュータ制御の下で作動する吸着コレット等を用いればよい。所定数の半導体デバ

イス A が適切に収容された後には、各陥没部 H 1 を塞ぐべく、カバーテープ R がキャリア部材 H に貼付される。この作業も自動的に行うことが可能である。

上述のようにキャリア部材 H 及びカバーテープ R により収納された各半導体デバイス A は、以下のような方法で、収容具から取り出すことができる。

図 19 を参照して説明すると、先ず、キャリア部材 H に対して貼付されたカバーテープ R (図 18 参照) を適当な手段で徐々に引き剥がす。この際、キャリア部材 H は、矢印 I で示す方向に移動させられる。一方、引き剥がされたカバーテープ R も矢印 I' の方向に移動させられ、図示されない巻き取り装置により巻き取られる。これにより、キャリア部材 H の陥没部 H 1 に収容されていた半導体デバイス A が次々に外部に露出させられる。露出した半導体デバイス A は、適当な位置に配備された吸着コレット K によって吸着された後、持ち上げられる。このようにして、陥没部 H 1 から半導体デバイス A が 1 つずつ取り出される。

以上のような方法によれば、収容具に収納された半導体デバイス A を自動的に取り出すことができる。また、必要な個数の半導体デバイス A を上記収容具から取り出した後、残りのカバーテープ R をキャリア部材 H に付着したままにしておけば、残りの半導体デバイス A を、外気から遮蔽した状態で保管しておくことができる。図 18 及び 19 に示されたキャリア部材 H は、長状の部材である。しかしながら、キャリア部材 H の形態はこれに限るものではない。例えば、半導体デバイスを収容する陥没部 H 1 が 2 次元的に設けられた皿状の容器であってもよい。

請求の範囲

1. 半導体チップと、

前記半導体チップを覆う保護パッケージと、

前記半導体チップに導通するとともに、前記保護パッケージに覆われた内側部分と、前記保護パッケージから突出する少なくとも1つの外側部分とを有する第1リードと、

前記半導体チップに導通するとともに、前記保護パッケージに覆われた内側部分と、前記保護パッケージから突出する少なくとも1つの外側部分とを有する第2リードと、を具備する構成において、

前記第1リード及び第2リードのそれぞれの外側部分が平坦である、半導体デバイス。

2. 前記第1リードの外側部分及び前記第2リードの外側部分は、同一の平面内を延びている、請求項1に記載の半導体デバイス。

3. 前記第1リードの内側部分及び外側部分、並びに、前記第2リードの内側部分及び外側部分は、同一の平面内を延びている、請求項1に記載の半導体デバイス。

4. 前記第1リード及び第2リードの各々は、前記保護パッケージから突出する複数の外側部分を有しており、これら複数の外側部分は、同一の平面内を延びている、請求項1に記載の半導体デバイス。

5. 前記保護パッケージは、少なくとも2つの対向する側面を有しており、これら側面の各々は、第1傾斜部分及び第2傾斜部分を有している、請求項1に記載の半導体デバイス。

6. 前記第 1 傾斜部分及び第 2 傾斜部分はそれぞれ平坦であり、且つ、互いに所定の角度を以て交わっている、請求項 5 に記載の半導体デバイス。

7. 前記半導体チップは発光素子である、請求項 1 に記載の半導体デバイス。

8. 前記半導体チップは受光素子である、請求項 1 に記載の半導体デバイス。

9. 追加の半導体チップと、前記追加の半導体チップに導通する第 3 リードと、前記追加の半導体チップに導通する第 4 リードと、をさらに具備しており、前記第 3 リードは、前記保護パッケージに覆われた内側部分と前記保護パッケージから突出する平坦な外側部分とを有しており、前記第 4 リードは、前記保護パッケージに覆われた内側部分と前記保護パッケージから突出する平坦な外側部分とを有している、請求項 1 に記載の半導体デバイス。

10. 保護パッケージとこの保護パッケージから突出する平坦なリードとを有する半導体デバイスを搭載するための回路基板であって、

所定の配線パターンが形成された主面と、

前記半導体デバイスのリードと導通すべく、前記主面に形成された複数の接続パッドと、

前記保護パッケージの形状に対応して形成された貫通孔と、
を具備する、回路基板。

11. 前記複数の接続パッドは、前記貫通孔の周囲に配置されている、請求項 10 に記載の回路基板。

12. 前記半導体デバイスを搭載した状態において、前記主面にコーティング部材が積層されている、請求項 10 に記載の回路基板。

13. 複数の半導体デバイスと、これを収容するための収容具との組合せであって、

各半導体デバイスが、所定の機能を有する上面と、この上面とは逆の底面と、を有しており、

前記収容具が、上方に開口する複数の陥没部を有するキャリア部材と、前記キャリア部材に付着される粘着面を有するカバーテープと、を有する構成において、

前記半導体デバイスが、前記底面を上に向けた状態で、前記陥没部内に収容されていることを特徴とする、組合せ。

14. 前記各半導体デバイスの上面には、集光部が設けられている、請求項 13 に記載の組合せ。

15. 前記陥没部の各々は、相対的に大きな空間と、相対的に小さな空間とを有している、請求項 13 に記載の組合せ。

16. 前記複数の陥没部は、前記キャリア部材の長手方向において、所定間隔毎に形成されている、請求項 13 に記載の組合せ。

FIG.1

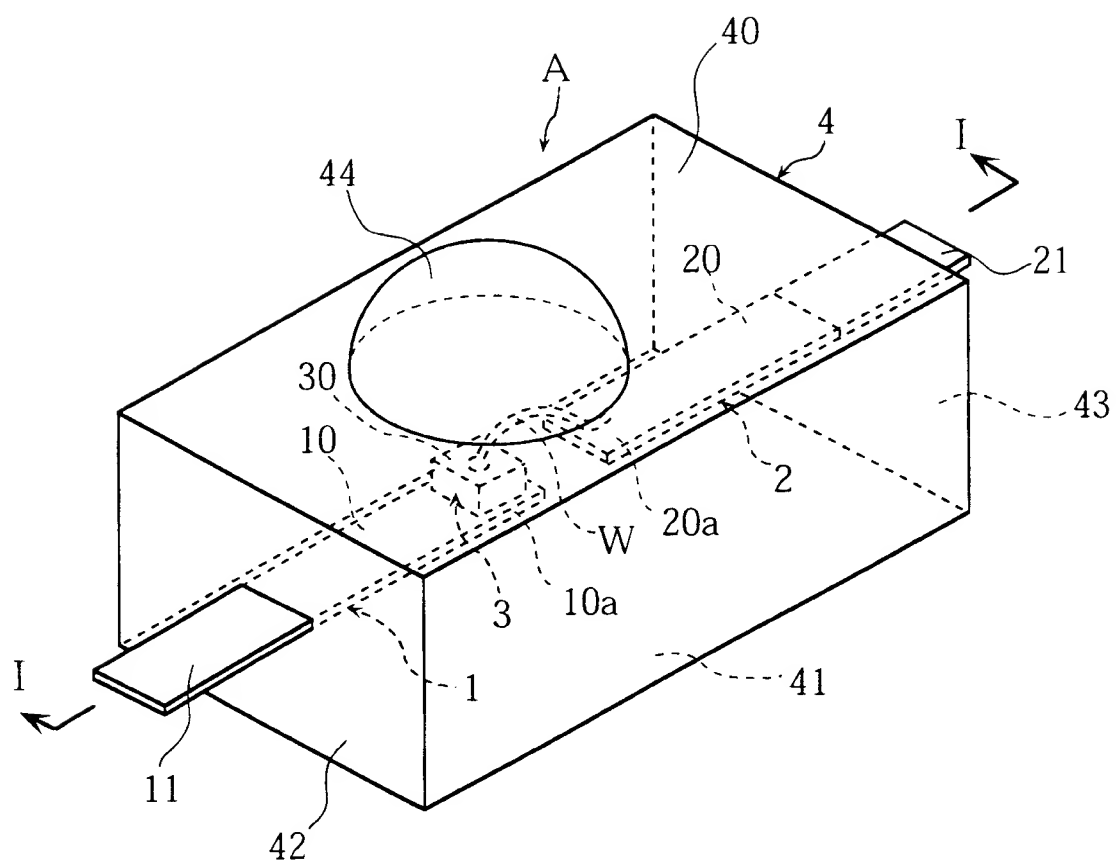




FIG.2

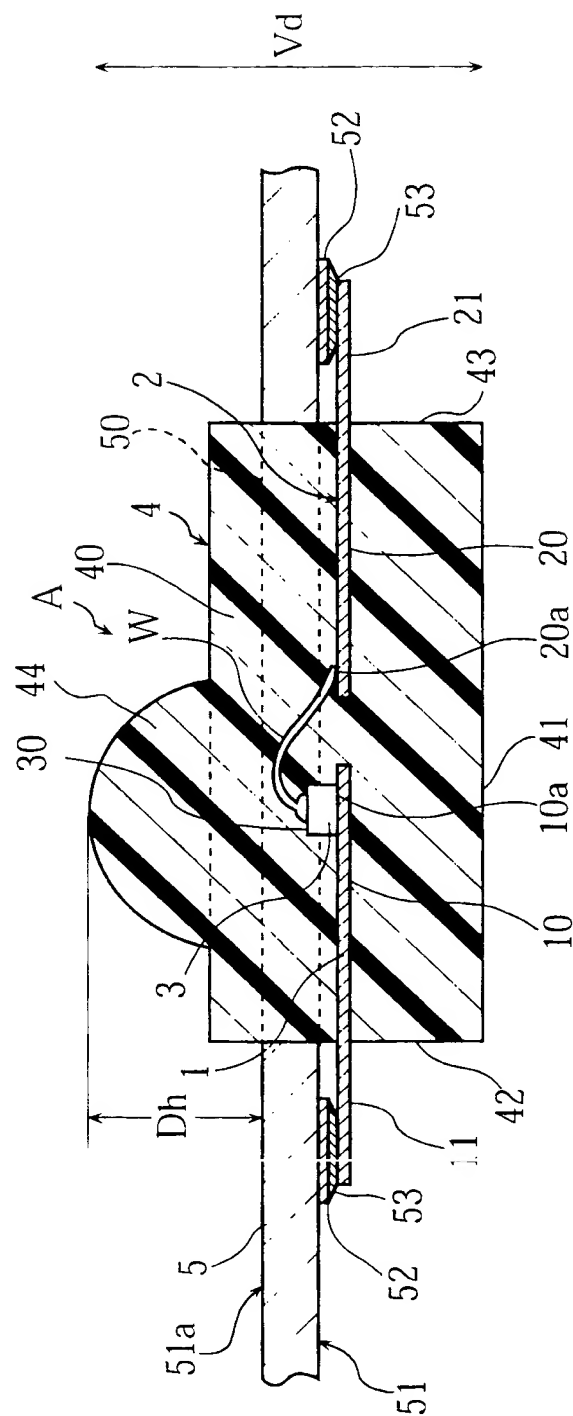




FIG.3

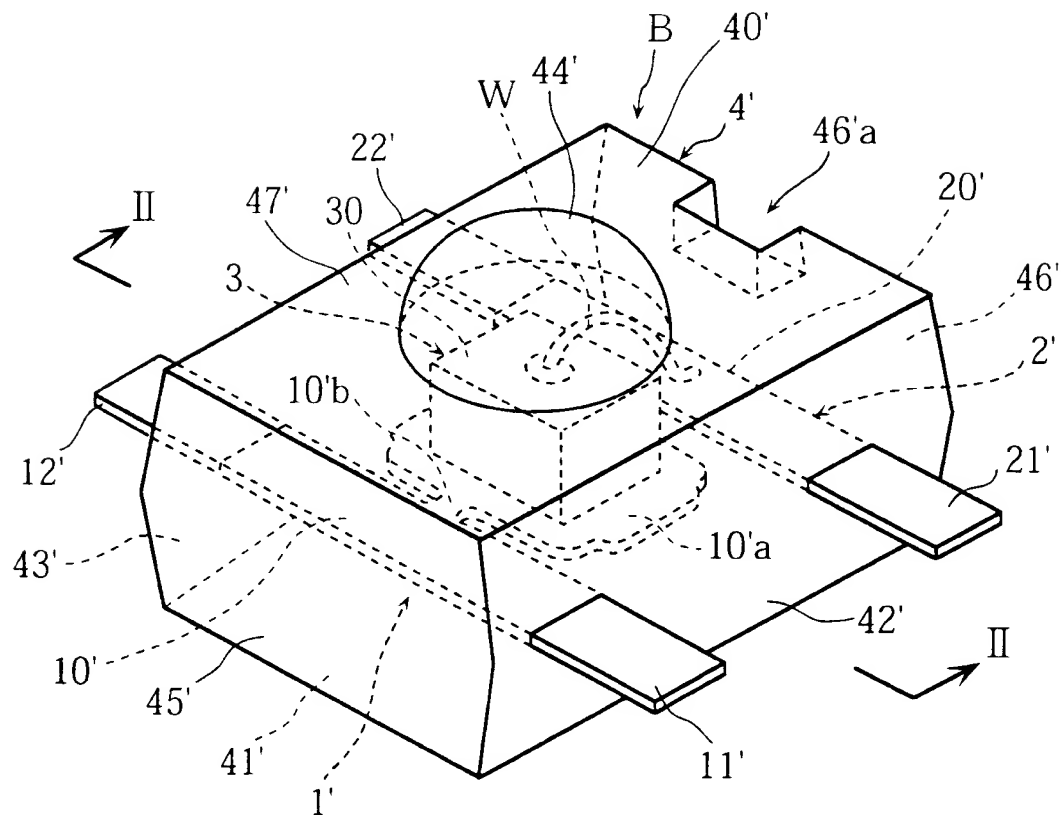




FIG. 4

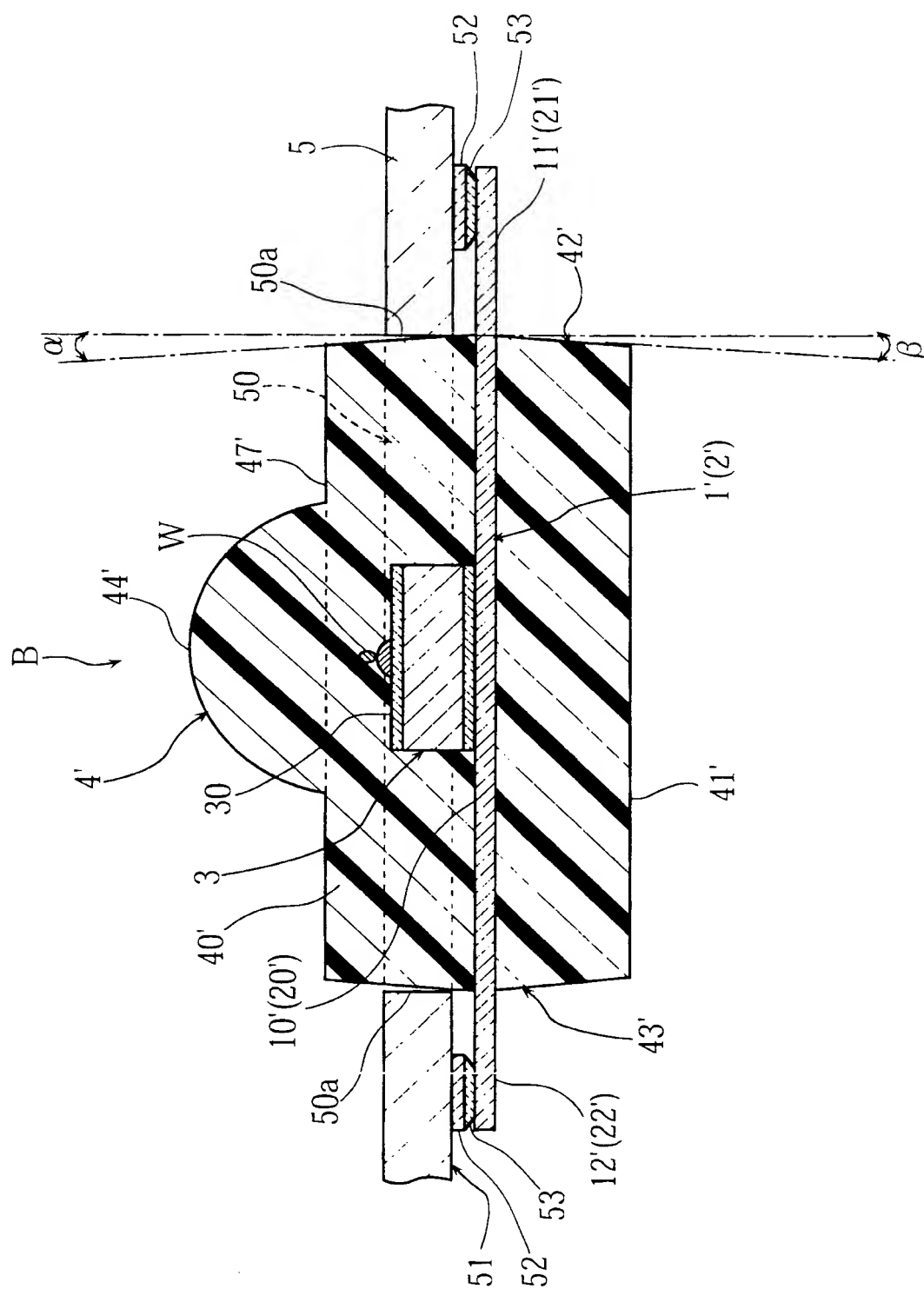




FIG.5

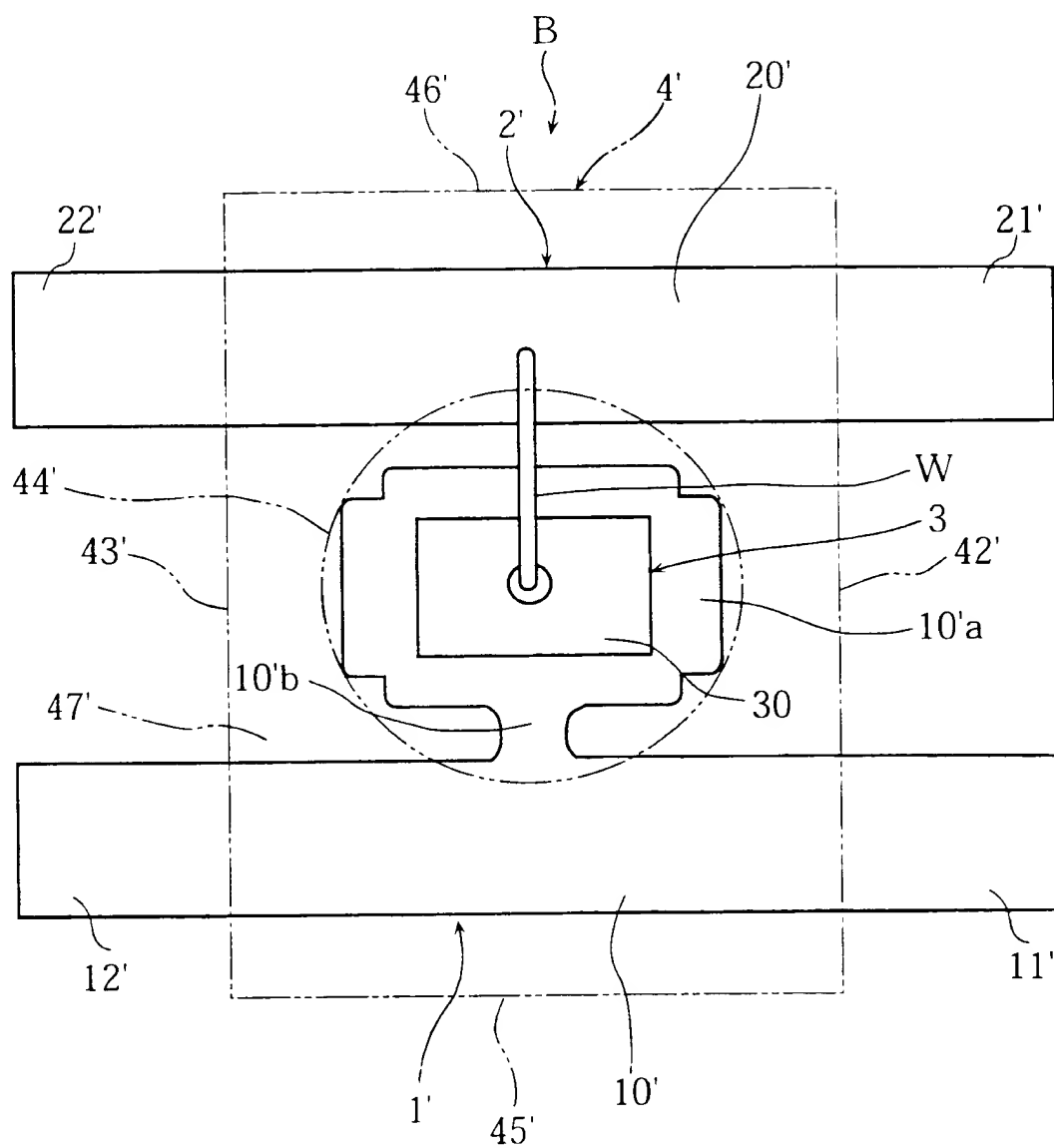




FIG.6

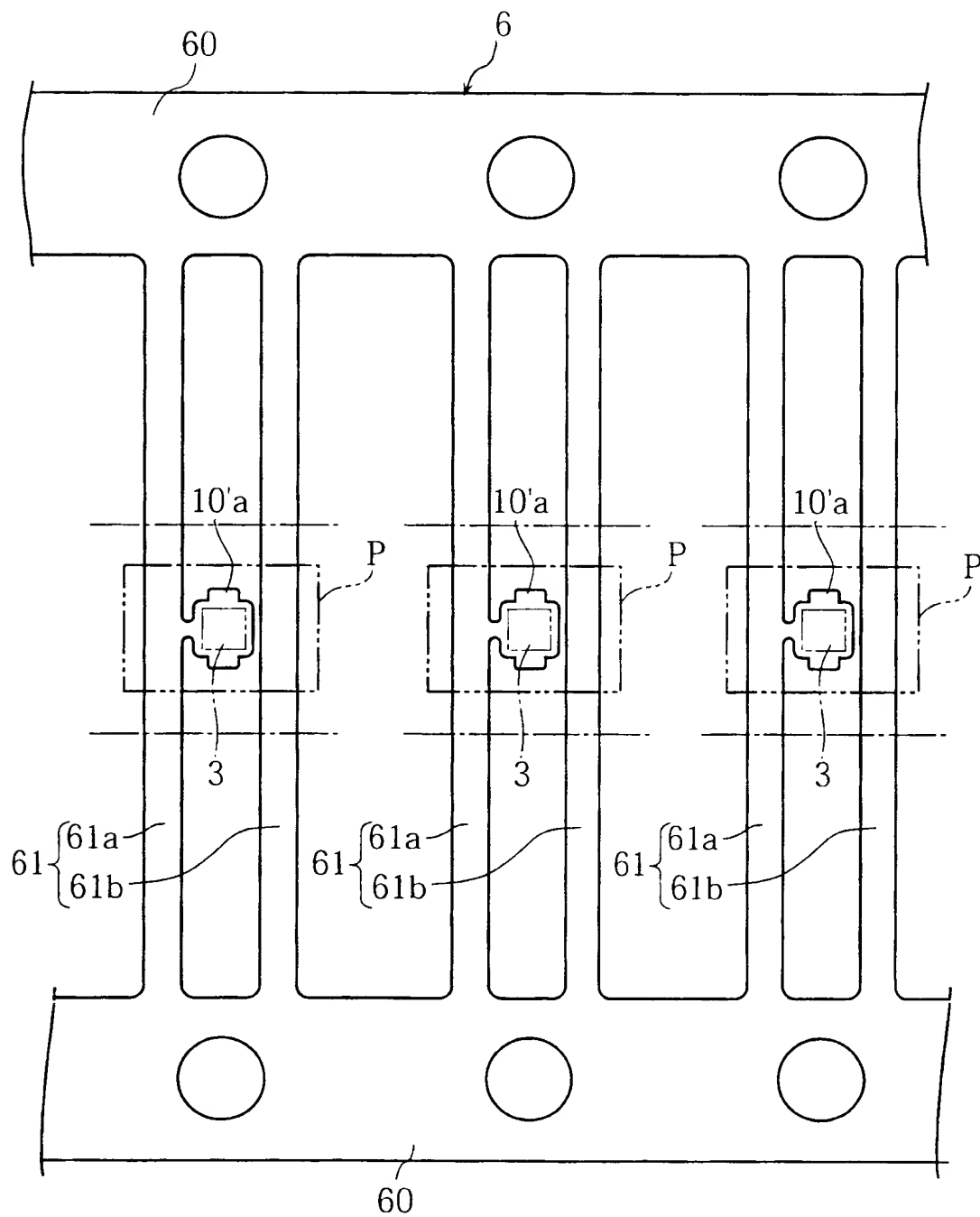




FIG.7

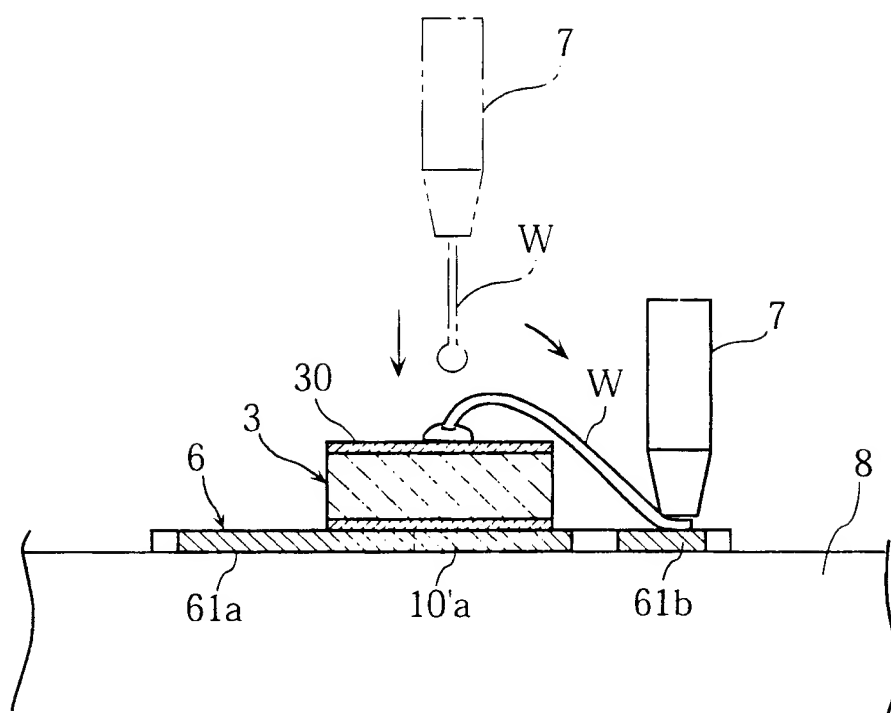




FIG.8

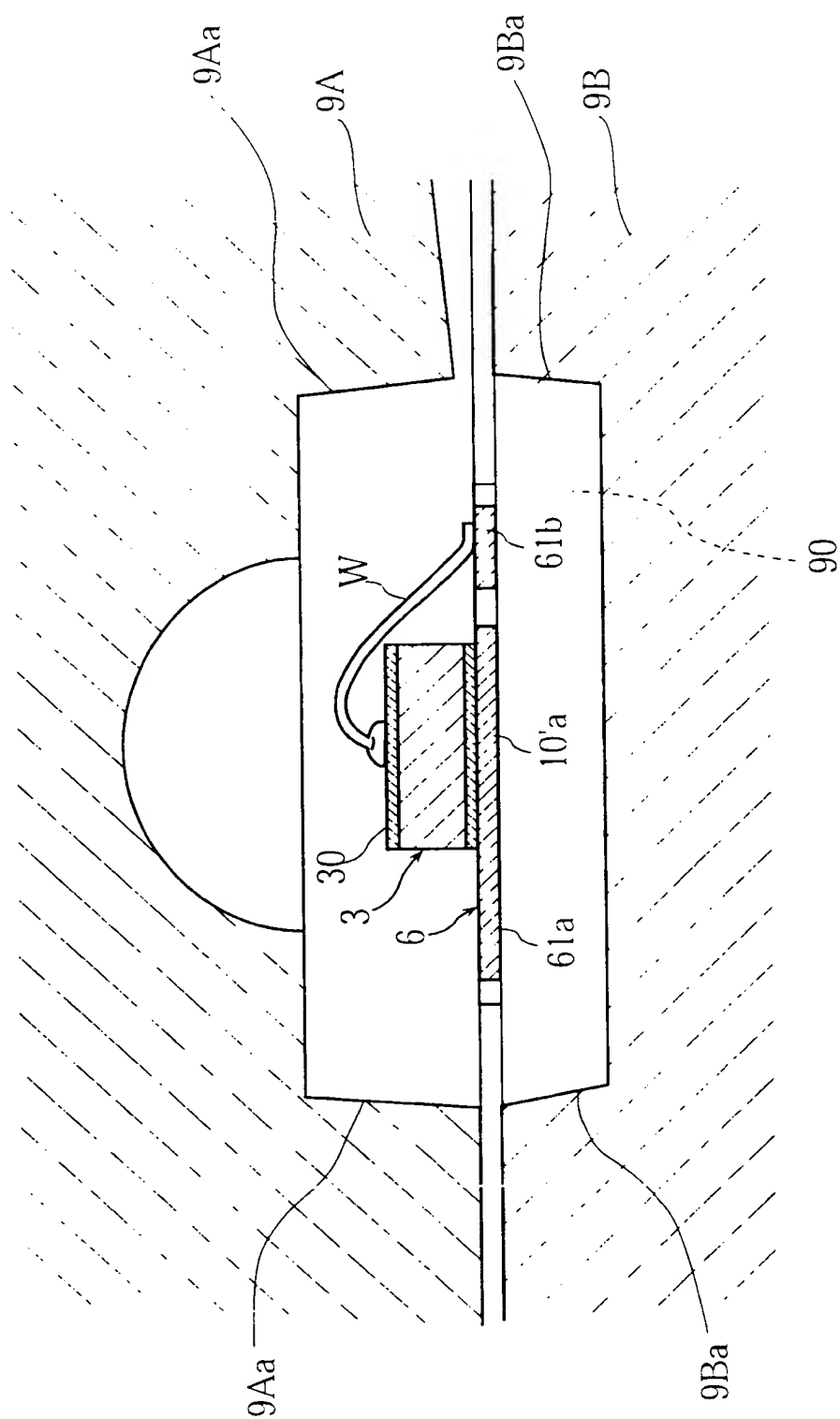




FIG.9

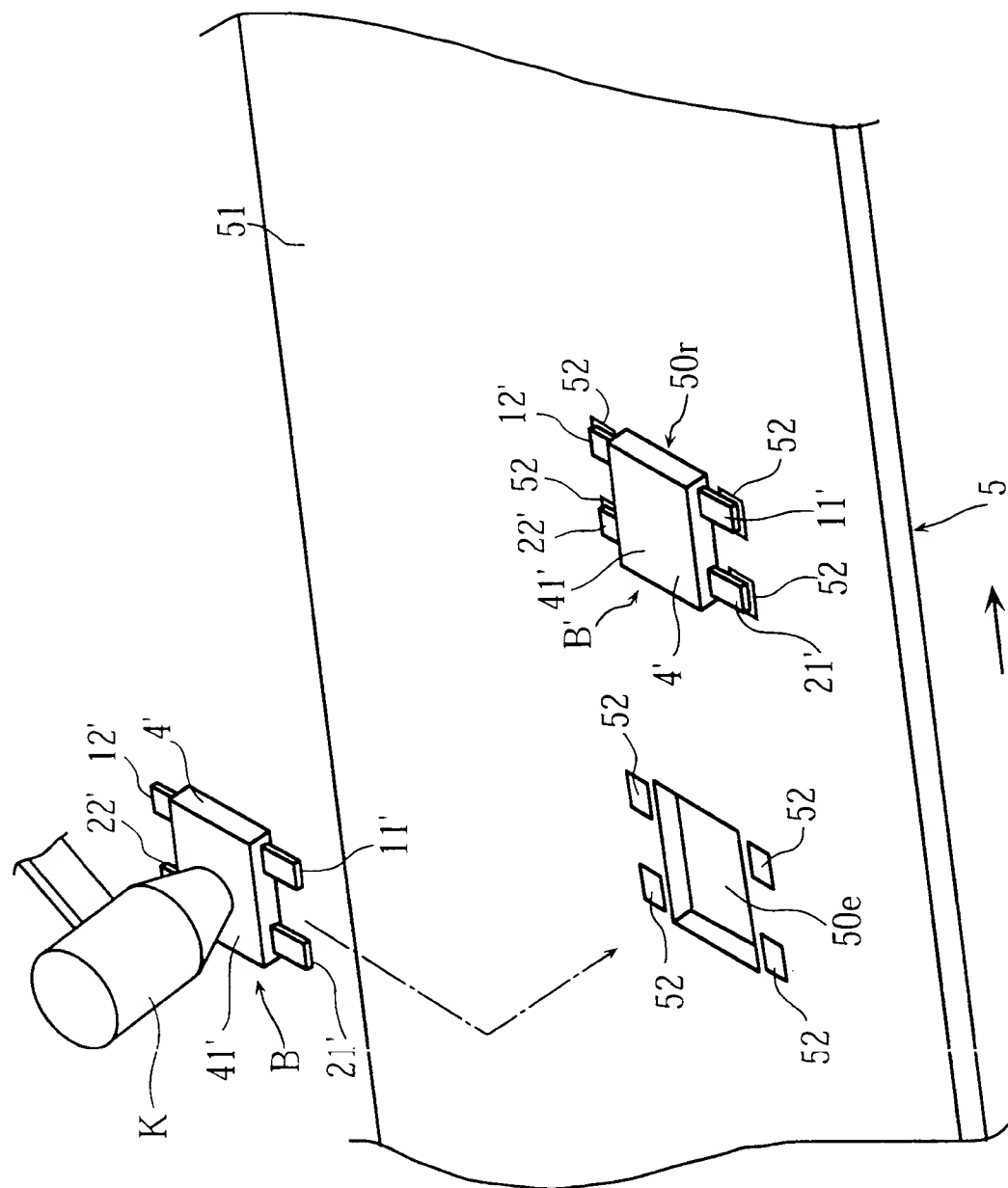






FIG.11

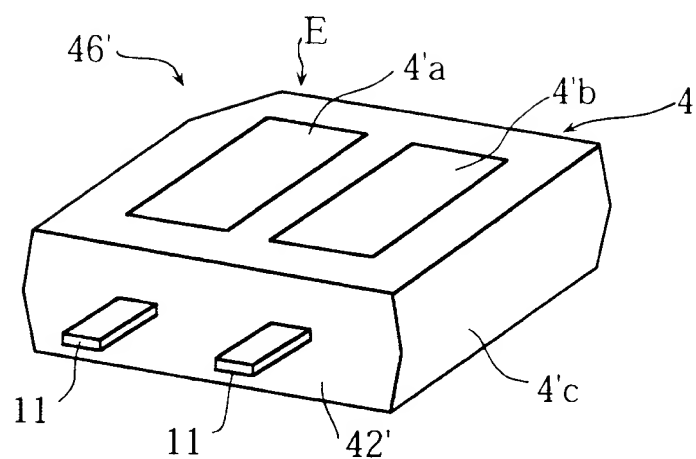


FIG.12

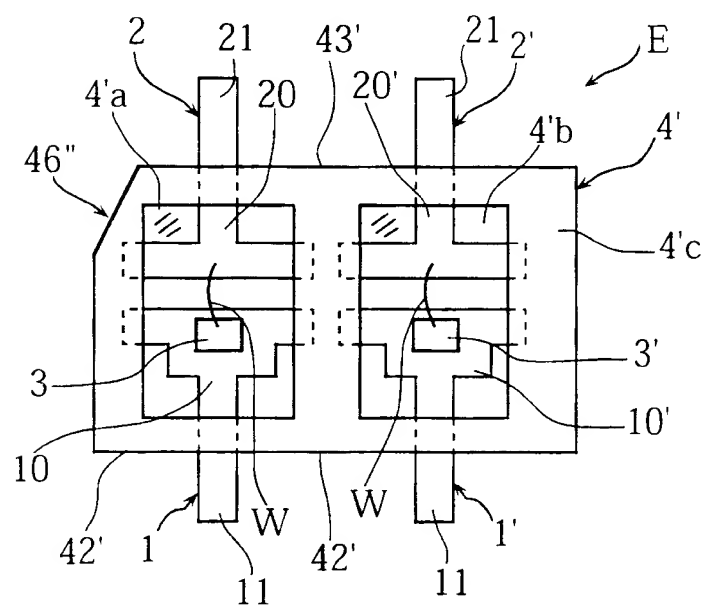


FIG.13

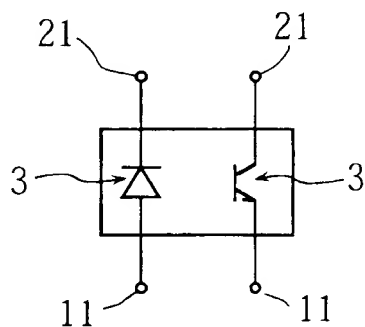




FIG.14

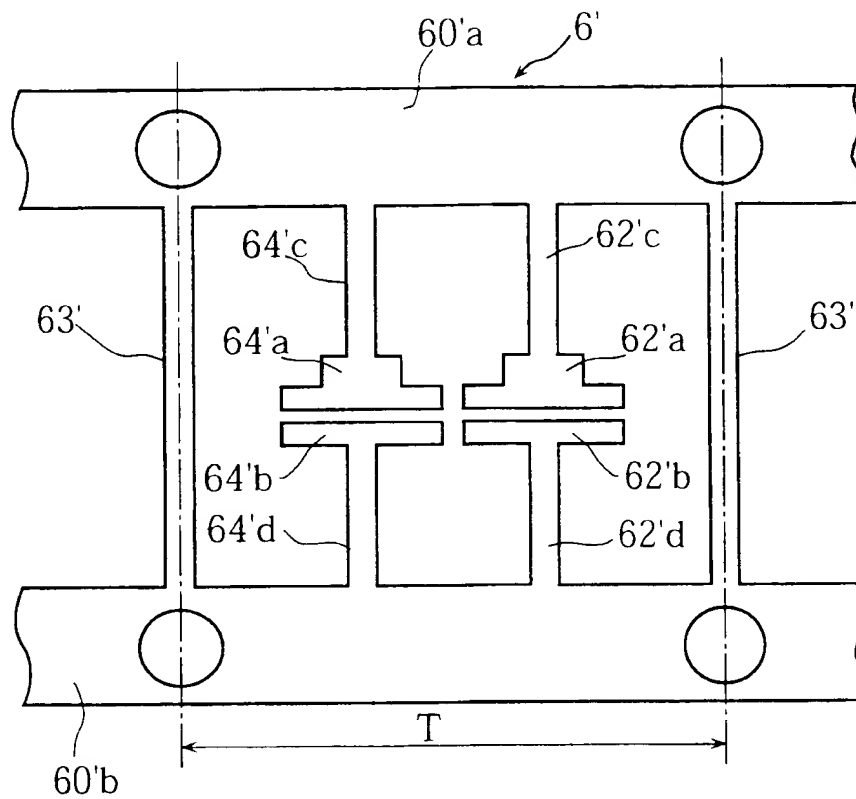


FIG.15

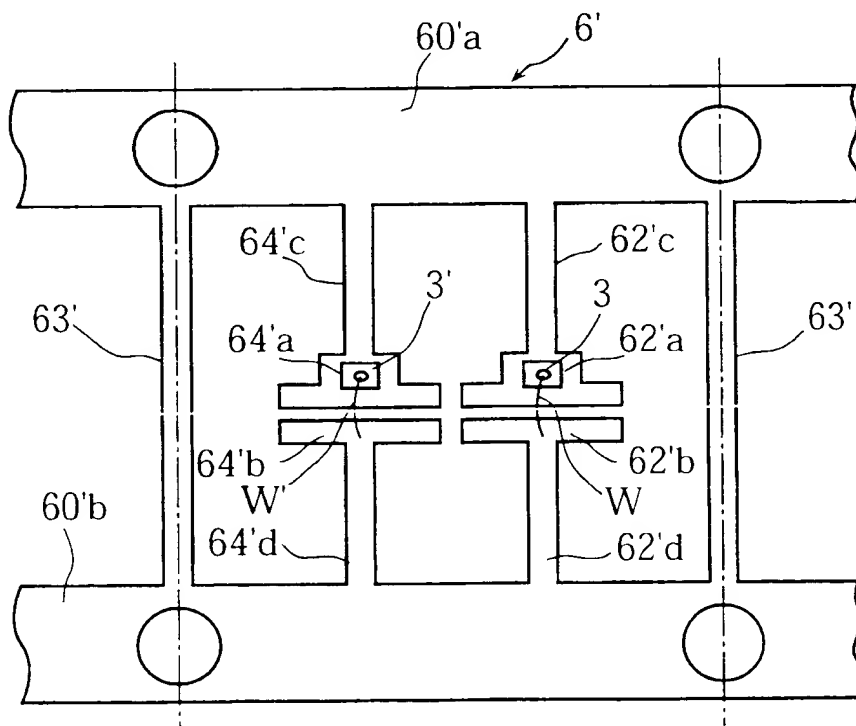




FIG.16

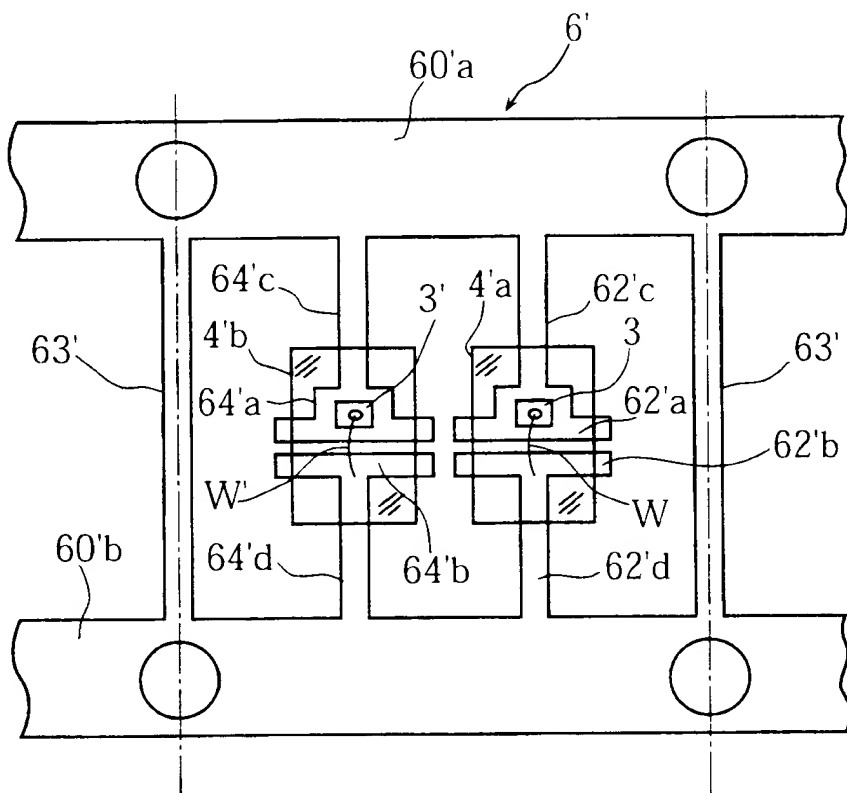


FIG.17

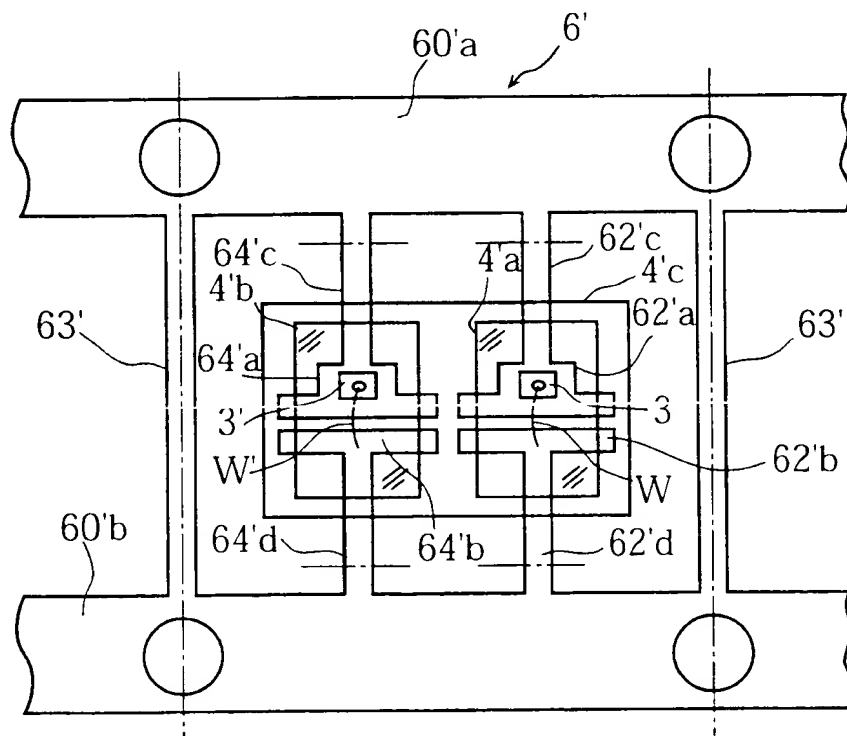




FIG. 18

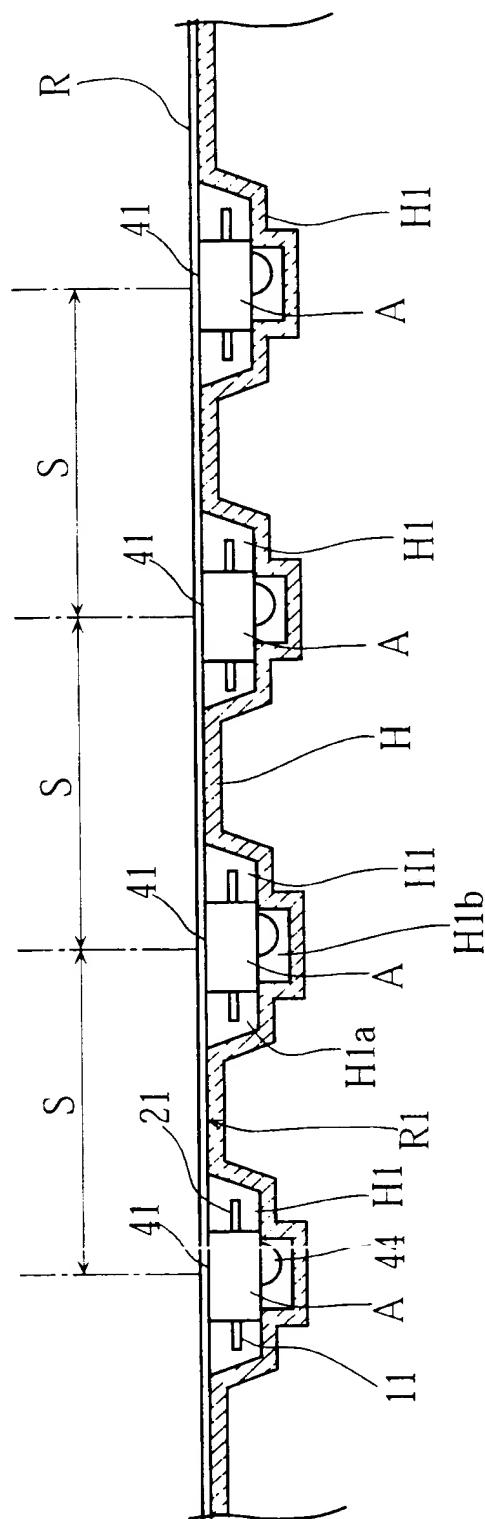


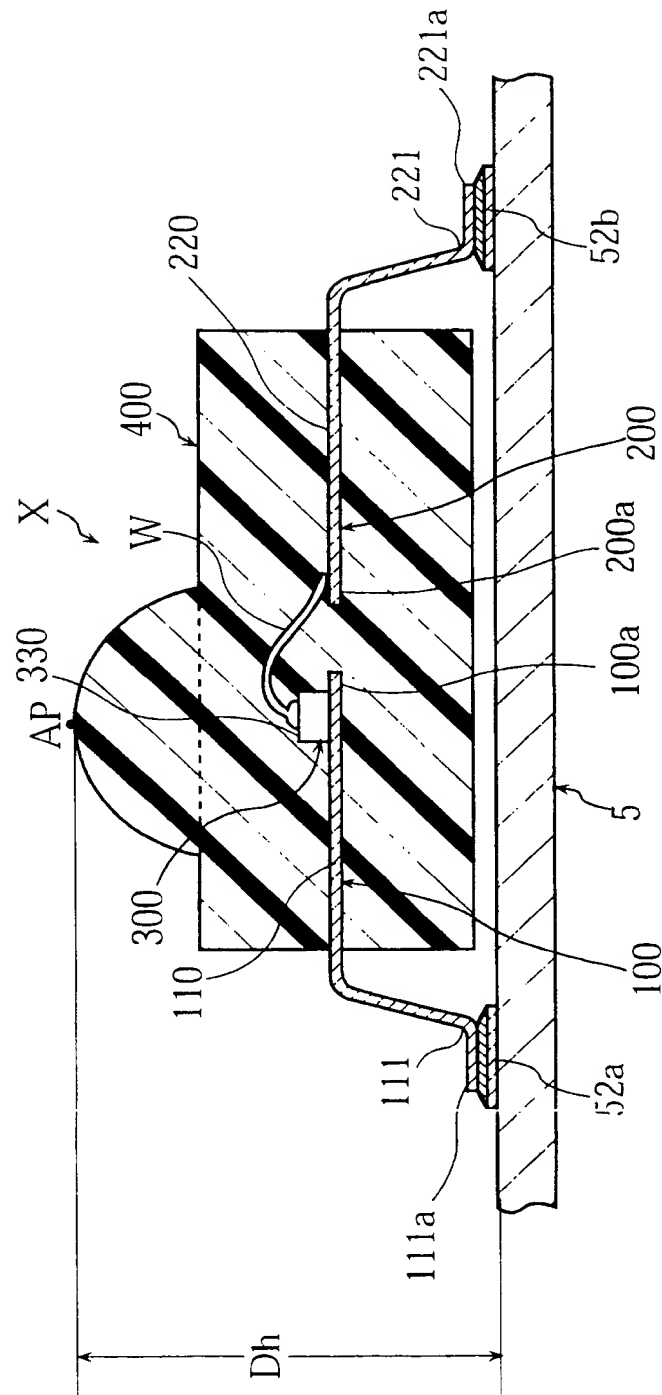






FIG. 21

従来技術





INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP99/04624

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl⁶ H01S33/00

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁶ H01S33/00, H01L21/68

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Toroku Jitsuyo Shinan Koho	1994-1999
Kokai Jitsuyo Shinan Koho	1971-1999	Jitsuyo Shinan Toroku Koho	1996-1999

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP, 06-296045, A (ROHM CO., LTD.), 21 October, 1994 (21.10.94), Full text (Family: none)	1-3, 7-8 4
X Y	JP, Microfilm of the specification and drawings annexed to the request of Japanese Utility Model Application No.62092/1987 (Laid-open No.173721/1988) (Mitsubishi Electric Co., Ltd.), 11 November, 1988 (11.11.88), Full text; Figs. 1 to 4 (Family: none)	1-4, 8-12 5-7, 13-15
X Y	JP, Microfilm of the specification and drawings annexed to the request of Japanese Utility Model Application No.61469/1987 (Laid-open No.168931/1988) (ALPS ELECTRIC CO., LTD.), 02 November, 1988 (02.11.88), Full text; Fig. 1 (Family: none)	1-2, 5-7, 10-11 3-4, 8-9, 12
X Y	JP, 08-032106, A (Toshiba Electric Engineering Corp.), 02 February, 1996 (02.02.96), Full text; Figs. 1, 2 (Family: none)	10-11 4, 5, 9

☒ Further documents are listed in the continuation of Box C.☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier document but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
22 November, 1999 (22.11.99)Date of mailing of the international search report
30 November, 1999 (30.11.99)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP99/04624

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP, 05-319403, A (Sony Corporation), 03 December, 1993 (03.12.93), Full text; Fig. 1 (Family: none)	13-16
Y	JP, 01-120875, A (TOSHIBA CORPORATION), 12 May, 1989 (12.05.89), Full text; Fig. 1 (Family: none)	12
Y	JP, 48-093284, A (Matsushita Electric Industrial Co., Ltd.), 03 December, 1973 (03.12.73), Full text; Figs. 4, 6 (Family: none)	12
A	JP, Microfilm of the specification and drawings annexed to the request of Japanese Utility Model Application No.19153/1986 (Laid-open No.131441/1987) (ROHM CO., LTD.), 19 August, 1987 (19.08.87), Full text; Fig. 1 (Family: none)	13-16

E P



P C T

国際調査報告

(法8条、法施行規則第40、41条)
[PCT 1-8条、PCT規則43、44]

出願人又は代理人 の書類記号	PCT- R O 9 9 - 1 2	今後の手続きについては、国際調査報告の送付通知様式(PCT/ISA/220)及び下記5を参照すること。	
国際出願番号 PCT/J P 9 9 / 0 4 6 2 4	国際出願日 (日.月.年) 2 6 . 0 8 . 9 9	優先日 (日.月.年) 3 1 . 0 8 . 9 8	
出願人 (氏名又は名称) ローム株式会社			

国際調査機関が作成したこの国際調査報告を法施行規則第41条(PCT 18条)の規定に従い出願人に送付する。
この写しは国際事務局にも送付される。

この国際調査報告は、全部で 3 ページである。

☐ この調査報告に引用された先行技術文献の写しも添付されている。

1. 国際調査報告の基礎

a. 言語は、下記に示す場合を除くほか、この国際出願がされたものに基づき国際調査を行った。

☐ この国際調査機関に提出された国際出願の翻訳文に基づき国際調査を行った。

b. この国際出願は、ヌクレオチド又はアミノ酸配列を含んでおり、次の配列表に基づき国際調査を行った。

☐ この国際出願に含まれる書面による配列表

☐ この国際出願と共に提出されたフレキシブルディスクによる配列表

☐ 出願後に、この国際調査機関に提出された書面による配列表

☐ 出願後に、この国際調査機関に提出されたフレキシブルディスクによる配列表

☐ 出願後に提出した書面による配列表が出願時における国際出願の開示の範囲を超える事項を含まない旨の陳述書の提出があった。

☐ 書面による配列表に記載した配列とフレキシブルディスクによる配列表に記載した配列が同一である旨の陳述書の提出があった。

2. ☐ 請求の範囲の一部の調査ができない(第I欄参照)。

3. ☐ 発明の単一性が欠如している(第II欄参照)。

4. 発明の名称は ☒ 出願人が提出したものを承認する。

☐ 次に示すように国際調査機関が作成した。

5. 要約は ☒ 出願人が提出したものを承認する。

☐ 第III欄に示されているように、法施行規則第47条(PCT規則38.2(b))の規定により国際調査機関が作成した。出願人は、この国際調査報告の発送の日から1カ月以内にこの国際調査機関に意見を提出することができる。

6. 要約書とともに公表される図は、

第 2 図とする。 ☒ 出願人が示したとおりである。

☐ なし

☐ 出願人は図を示さなかった。

☐ 本図は発明の特徴を一層よく表している。



A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl⁶ H01S33/00

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl⁶ H01S33/00
H01L21/68

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年
 日本国公開実用新案公報 1971-1999年
 日本国登録実用新案公報 1994-1999年
 日本国実用新案登録公報 1996-1999年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	J P, 06-296045, A (ローム株式会社)	1-3、
Y	21. 10月. 1994 (21. 10. 94) 全文 (ファミリーなし)	7-8 4
X	日本国実用新案登録出願62-62092号 (日本国実用新案登録 出願公開63-173721号) の願書に添付した明細書及び図面	1-4、
Y	の内容を撮影したマイクロフィルム (三菱電気株式会社), 11. 11月. 1988 (11. 11. 8 8), 全文, 第1~4図 (ファミリーなし)	8-12 5-7、 13-15

☒ C欄の続きにも文献が列举されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
 「O」 口頭による開示、使用、展示等に言及する文献
 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
 「&」 同一パテントファミリー文献

国際調査を完了した日

22. 11. 99

国際調査報告の発送日

30.11.99

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)
 郵便番号100-8915
 東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

小原 博生



2 K

9814

電話番号 03-3581-1101 内線 3253



C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	日本国実用新案登録出願62-61469号(日本国実用新案登録出願公開63-168931号)の願書に添付した明細書及び図面の内容を撮影したマイクロフィルム	1-2、 5-7、 10-11
Y	(アルプス電気株式会社), 2. 11月. 1988 (02. 11. 88), 全文, 第1図(ファミリーなし)	3-4、 8-9、12
X	JP, 08-032106, A (東芝電子エンジニアリング株式会社), 2. 2月. 1996 (02. 02. 96)	10-11
Y	全文, 図1, 図2 (ファミリーなし)	4、5、9
Y	JP, 05-319403, A (ソニー株式会社) 3. 12月. 1993 (03. 12. 93) 全文, 図1 (ファミリーなし)	13-16
Y	JP, 01-120875, A (株式会社東芝) 12. 5月. 1989 (12. 05. 89) 全文, 図1 (ファミリーなし)	12
Y	JP, 48-093284, A (松下電器産業株式会社) 3. 12月. 1973 (03. 12. 73) 全文, 図4、図6 (ファミリーなし)	12
A	日本国実用新案登録出願61-19153号(日本国実用新案登録出願公開62-131441号)の願書に添付した明細書及び図面の内容を撮影したマイクロフィルム (ローム株式会社), 19. 8月. 1987 (19. 08. 87) 全文, 第1図, (ファミリーなし)	13-16



REPLACED BY
ART 34 AMDT

CLAIMS

1. A semiconductor device comprising:

a semiconductor chip;

5 a protective package covering the semiconductor chip;

a first lead conducting to the semiconductor chip, including an inner portion covered by the protective package and at least one outer portion
10 extending out of the protective package;

a second lead conducting to the semiconductor chip, including an inner portion covered by the protective package and at least one outer portion extending out of the protective package;

15 wherein each of the outer portions of the first lead and the second lead is flat.

2. The semiconductor device according to Claim 1, wherein the outer portion of the first lead and the
20 outer portion of the second lead extend in a same plane.

3. The semiconductor device according to Claim 1, wherein the inner portion and the outer portion of
25 the first lead, and the inner portion and the outer portion of the second lead extend in a same plane.



4. The semiconductor device according to Claim 1,
wherein each of the first lead and the second lead
has a plurality of outer portions extending out of
the protective package, and the outer portions extend
5 in a same plane.

5. The semiconductor device according to Claim 1,
wherein the protective package includes at least a
pair of opposed side surfaces, each of the side
10 surfaces having a first slanted portion and a second
slanted portion.

6. The semiconductor device according to Claim 5,
wherein the first slanted portion and the second
15 slanted portion are flat, and meet with each other
at a predetermined angle.

7. The semiconductor device according to Claim 1,
wherein the semiconductor chip is a light emitting
20 element.

8 The semiconductor device according to Claim 1,
wherein the semiconductor chip is a light receiving
element.

25

9. The semiconductor device according to Claim 1,
further comprising: an additional semiconductor



chip; a third lead conducting to the additional semiconductor chip; and a fourth lead conducting to the additional semiconductor chip; the third lead including an inner portion covered by the protective package and a flat outer portion extending out of the protective package, the fourth lead including an inner portion covered by the protective package and a flat outer portion extending out of the protective package.

10

10. A circuit substrate for mounting a semiconductor device including a protective package and flat leads extending out of the protective package, the substrate comprising:

15 a main surface formed with a predetermined wiring pattern;

a plurality of connecting pads formed in the main surface for conduction to the leads of the semiconductor device; and

20 a through hole corresponding to a shape of the protective package.

11. The circuit substrate according to Claim 10, wherein the connecting pads are disposed around the through hole.



12. The circuit substrate according to Claim 10, wherein the main surface mounted with the semiconductor device is laminated with a coating member.

5

13. A combination of a plurality of semiconductor devices and a storage receptacle for storing the same,

each of the semiconductor devices including an
10 upper surface having a predetermined function, and a bottom surface away from the upper surface,

the storage receptacle including a carrier member having a plurality of recesses opening upward, and a covering tape having an adhesive surface attached
15 to the carrier member,

wherein the semiconductor device is housed in the recess with the bottom surface facing upward.

14. The combination according to Claim 13, wherein
20 the upper surface of the semiconductor device is formed with a light-condensing portion.

15. The combination according to Claim 13, wherein each of the recesses includes a larger space and a
25 smaller space.



16. The combination according to Claim 13, wherein the recesses are formed longitudinally of the carrier member at a predetermined interval.

